



(12) 发明专利

(10) 授权公告号 CN 102468318 B

(45) 授权公告日 2014. 12. 24

(21) 申请号 201010532685. 6

(22) 申请日 2010. 11. 04

(73) 专利权人 上海蓝光科技有限公司

地址 201210 上海市浦东新区张江高科技园区芳春路 400 号

(72) 发明人 郝茂盛 张楠 潘尧波 齐胜利
朱广敏 李士涛

(74) 专利代理机构 上海光华专利事务所 31219
代理人 李仪萍

(51) Int. Cl.

H01L 27/15 (2006. 01)

H01L 33/00 (2010. 01)

(56) 对比文件

CN 101807593 A, 2010. 08. 18, 说明书第 0051 段至第 0080 段, 图 1-17.

CN 1819255 A, 2006. 08. 16, 说明书第 3 页第 23 行至第 4 也第 26 行, 图 1.

CN 101807593 A, 2010. 08. 18, 说明书第 0051 段至第 0080 段, 图 1-17.

CN 1378291 A, 2002. 11. 06, 全文.

EP 2182547 A2, 2010. 05. 05, 全文.

审查员 阎澄

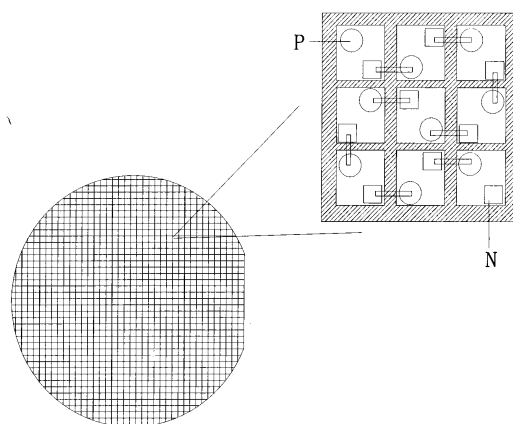
权利要求书1页 说明书5页 附图6页

(54) 发明名称

一种高压直流发光二极管芯片结构及其制造方法

(57) 摘要

本发明公开了一种高压直流发光二极管芯片的制造方法及其结构。在外延生长前先将生长衬底定义为多个单元区间, 清洗生长衬底; 利用外延横向生长技术进行外延生长, 使每个单元区间上生长的外延层相互电隔离, 每个单元区间的外延层之间形成沟道; 在外延层表面涂敷一层有机薄膜作为阻挡层; 在所述沟道内填充介质材料; 进行 CMP 平坦化处理, CMP 抛光至阻挡层; 清洗表面, 去除阻挡层, 最终平坦化外延表面; 最后制作 P、N 电极将多个芯片单元串联在一起, 形成由多个芯片单元串联而成的器件。本发明可以增加串联芯片个数的方式增加芯片的输入功率, 从而减小了 pn 结在大电流工作状态下的热损伤, 防止了当流过 pn 结的电流密度过大时光效下降。



1. 一种高压直流发光二极管芯片的制造方法,其特征在于,包括以下步骤:

1) 在生长衬底表面制作介质隔离结构,将生长衬底划分成多个单元区间,然后清洗生长衬底;

2) 利用外延横向生长技术生长外延层,所述外延层至少包括N型半导体层、有源层和P型半导体层,所述介质隔离结构使每个单元区间上生长的外延层相互电隔离,每个单元区间的外延层之间形成沟道;

3) 在外延层表面涂敷一层有机薄膜作为阻挡层;

4) 在所述沟道内填充介质材料;

5) 利用化学机械抛光技术抛光至阻挡层;

6) 清洗抛光后的表面,去除阻挡层,完成表面平坦化处理;

7) 在每个单元区间的外延层上制作P电极和N电极,形成多个相互独立的芯片单元,并在多个芯片单元之间制作金属互连线依次将多个芯片单元串联,从而形成发光二极管芯片;其中,每一条金属互连线在水平面上的投影与其所在的沟道垂直。

2. 根据权利要求1所述高压直流发光二极管芯片的制造方法,其特征在于:步骤1)中所述的单元区间为菱形。

3. 根据权利要求1所述高压直流发光二极管芯片的制造方法,其特征在于:步骤2)中生长的N型半导体层为N型GaN层,P型半导体层为P型GaN层,有源层为GaN基量子阱层。

一种高压直流发光二极管芯片结构及其制造方法

技术领域

[0001] 本发明涉及发光二极管芯片结构及其制造方法,尤其是指一种用于半导体照明领域的高压直流发光二极管芯片结构及其制造方法。

背景技术

[0002] 发光二极管具有体积小、效率高和寿命长等优点,在交通指示、户外全色显示等领域有着广泛的应用。尤其是利用大功率发光二极管可能实现半导体固态照明,引起人类照明史的革命,从而逐渐成为目前电子学领域的研究热点。

[0003] 传统的芯片制造工艺是在一片衬底上同时制备数百个甚至数千个芯片,每个芯片之间有一定的距离,在制备好这些芯片之后,进行划片、切割将他们分离,最后经后续的封装等工艺得到单个发光二极管。通常单个发光二极管管芯的结构为在蓝宝石等衬底上外延了N型半导体层、有源层、P型半导体层的单PN结结构。另外,在P型半导体层上配置有P电极,在N型半导体层上配置有N电极。中国专利申请号为201010107911.6,名称为《一种发光二极管芯片的制造方法》的专利就公开了一种发光二极管芯片的制造方法,首先在生长衬底表面形成走道,把生长衬底表面划分成和最终芯片尺寸相同的小区间,定义芯片大小;经过一些工艺步骤之后依次生长外延材料,以形成多个相互分隔的由N型半导体层、有源层、及P型半导体层构成的单个发光二极管的初始结构,最后经过裂片工艺分离各个芯片形成单个(单结)发光二极管。该工艺方法在生长外延之前对生长衬底进行刻蚀,有助于释放应力,保护芯片。

[0004] 目前,不管是大功率的还是小功率的LED照明应用,一般都由电源、LED驱动器、LED芯片、透镜和基板几部分构成,其中关键的元件是LED驱动器,它必须提供一个恒流输出才能保证LED发出的光不会忽明忽暗、以及不会发生LED色偏现象,而驱动电路的成本、能耗和稳定性是制约LED广泛应用的一个重要瓶颈,由于高压驱动电路技术相对更加成熟、应用更加广泛,因此,开发利用高压直流驱动电路的LED芯片对进一步发挥LED光源及相对传统光源优势及进一步普及LED光源的应用都有重要意义。对于半导体照明用的大功率发光二极管,40瓦的半导体灯可以通过串联40只1瓦的单个大功率发光二极管来实现。然而,对于半导体照明用的小功率发光二极管,若要制成40瓦的半导体灯则需要串联更多的单个独立管芯;由于使用的管数很多,因此需要增加更加复杂的外围电路及驱动器。这样不但给外围电路的设计带来难度,而且复杂的电路结构也会对器件的可靠性、使用寿命以及发光性能等带来负面的影响。

[0005] 因此,在半导体照明领域,如何突破现有技术进一步简化发光二极管的外围电路设计,简化制作工艺,提高芯片发光性能,提高芯片可靠性,延长芯片使用寿命等,仍然是本领域技术人员亟待解决的技术课题。

发明内容

[0006] 本发明要解决的技术问题在于提供一种高压直流发光二极管芯片结构及其制造

方法。

[0007] 为了解决上述技术问题,本发明采用如下技术方案:

[0008] 一种高压直流发光二极管芯片结构,包括:

[0009] 生长衬底和位于所述生长衬底上的多个芯片单元;

[0010] 每个芯片单元至少包括N型半导体层、有源层和P型半导体层,以及分别与N型半导体层和P型半导体层电连接的N电极和P电极;

[0011] 所述多个芯片单元之间填充有介质材料;

[0012] 相邻两个芯片单元设有位于所述介质材料之上的金属互连线,使所述多个芯片单元依次串连,构成发光二极管芯片。

[0013] 作为本发明的优选方案,所述芯片单元平行于生长衬底的截面为菱形。

[0014] 一种高压直流发光二极管芯片的制造方法,包括以下步骤:

[0015] 1) 将生长衬底划分成多个单元区间,然后清洗生长衬底;

[0016] 2) 利用外延横向生长技术生长外延层,所述外延层至少包括N型半导体层、有源层和P型半导体层,使每个单元区间上生长的外延层相互电隔离,每个单元区间的外延层之间形成沟道;

[0017] 3) 在外延层表面涂敷一层有机薄膜作为阻挡层;

[0018] 4) 在所述沟道内填充介质材料;

[0019] 5) 利用化学机械抛光技术抛光至阻挡层;

[0020] 6) 清洗抛光后的表面,去除阻挡层,完成表面平坦化处理;

[0021] 7) 在每个单元区间的外延层上制作P电极和N电极,形成多个相互独立的芯片单元,并在多个芯片单元之间制作金属互连线依次将多个芯片单元串联,从而形成发光二极管芯片。

[0022] 其中,步骤1)可以利用光刻和刻蚀或激光划片工艺在生长衬底表面形成走道,从而将生长衬底划分成多个单元区间。或者,步骤1)利用在生长衬底表面制作介质隔离结构,从而将生长衬底划分成多个单元区间。

[0023] 作为本发明的优选方案,所述的单元区间为菱形。

[0024] 作为本发明的优选方案,步骤2)中生长的N型半导体层为N型Ga_N层,P型半导体层为P型Ga_N层,有源层为Ga_N基量子阱层。

[0025] 相较于现有技术,本发明的有益效果在于:

[0026] 本发明高压直流发光二极管芯片的制造方法,通过制作走道或介质隔离结构定义生长衬底,同时在衬底上生长、制作多个芯片单元,并将这些芯片单元依次串联形成单体发光二极管管芯结构。在芯片制程中将多颗芯片单元利用分立绝缘、电极桥接的技术形成LED芯片阵列,从而在不改变芯片工作电流的情况下提高芯片总的工作电压,使得其可以在高压下工作。由于该技术将通常的单个发光二极管划分为多个串联的芯片单元,即将多个小的pn结按照实际要求串联在一起,形成由多颗pn结串联而成的器件。这样做的好处是,可以以增加串联芯片单元个数的方式增加芯片的输入功率,从而减小了pn结在大电流工作状态下的热损伤,防止了流过pn结的电流密度过大而造成的光效下降。

[0027] 因此,本发明技术可以有效的减少驱动电流,改善器件内部热特性,从而降低芯片的发热量,改善芯片发光性能,提高芯片可靠性,延长芯片使用寿命。此外,将该技术应用于

制作半导体照明用芯片,可以简化外围电路的设计及导线互连数量。

附图说明

- [0028] 图 1 是实施例中高压直流发光二极管芯片的局部结构示意图。
[0029] 图 2 是实施例中高压直流发光二极管芯片的俯视示意图。
[0030] 图 3- 图 9 是实施例一中高压直流发光二极管芯片的制造流程示意图。
[0031] 图 10、图 11 分别是实施例中多个芯片单元的两种排布连接方式示意图。
[0032] 图 12- 图 14 是实施例二中高压直流发光二极管芯片的制造流程示意图。

具体实施方式

[0033] 下面结合附图进一步说明本发明的具体实施步骤,为了示出的方便,附图并未按照比例绘制。

[0034] 本发明提供的高压直流发光二极管芯片结构,如图 1、图 2 所示,包括:生长衬底 10 以及位于所述生长衬底 10 上的多个芯片单元 20;每个芯片单元 20 至少包括 N 型半导体层 21、有源层 22 和 P 型半导体层 23,以及分别与 N 型半导体层 21 和 P 型半导体层 23 电连接的 N 电极 40 和 P 电极 30;所述多个芯片单元 20 之间填充有介质材料 50;相邻两个芯片单元 20 设有位于所述介质材料 50 之上的金属互连线 60,使所述多个芯片单元 20 依次串连,构成发光二极管芯片。

[0035] 本实施例中, N 电极 40 和 P 电极 30 通过刻蚀等工艺制成,且 N 电极 40 和 P 电极 30 位于不同平面,因此需要在每个芯片单元 20 的外延层(包括 N 型半导体层 21、有源层 22 和 P 型半导体层 23)露出的表面,例如侧壁,设置钝化层 70(可采用氧化硅等材料),用于保护并隔离每个芯片单元 20。优选地,在制作的 P 电极 30 与 P 型半导体层 23 之间还设有电流扩展层 24,如透明导电材料 ITO 等。

[0036] 本实施例中,多个芯片单元 20 组成 LED 阵列,每个芯片单元 20 的 N 电极 40 和 P 电极 30 由其上表面引出,利用电极桥接技术,由金属互连线 60 将它们依次串联。其中,多个芯片单元 20 的排布方式、其 N 电极 40 和 P 电极 30 的位置、连接方式可以是多样的,图 2 就是其中一种优选的排布连接方式,但本发明并不仅限于此。

[0037] 以下提供该高压直流发光二极管芯片的制造方法。

[0038] 实施例一

[0039] 请参看图 3-9,本实施例的一种高压直流发光二极管芯片的制造方法,包括如下步骤:

[0040] (1) 如图 3 所示,选取生长衬底 10,可以为 Si 衬底、SiC 衬底、蓝宝石衬底或图形化衬底等。如图 4 所示,外延生长前在生长衬底 10 表面形成多条走道 11,所述多条走道 11 把生长衬底 10 表面划分成若干尺寸相同的区域,从而将生长衬底定义成多个单元区间。

[0041] 所述多条走道可以利用光刻和刻蚀(如等离子刻蚀)或激光划片等工艺形成,例如采用激光波长为 200-400nm 的激光划片,划道宽度可以为 2-15 μm ,划片深度可以为 1-50 μm 。

[0042] 形成走道后,清洗生长衬底,将上述走道中残留的脏物去除。清洗时可采用热的强酸溶液或热的强碱溶液作为清洗剂进行清洗,清洗剂优选为硫酸与磷酸的混合溶液。此外

还可采用激光清洗的方法,通常激光清洗可以利用激光清洗装置完成,与传统的湿法清洗相比,激光清洗能有效去除亚微米级污染颗粒、有机物、油污等,对衬底不损伤、无污染。例如可利用 248nm、30ns 的 KrF 准分子激光对衬底进行清洗。

[0043] 其中,定义的单元区间为平行四边形,进一步优选为菱形;其内角优选为 45-135 度。

[0044] (2) 如图 5 所示,在生长衬底 10 的所述多个单元区间上生长外延层 200,所述外延层 200 至少包括 N 型半导体层、有源层和 P 型半导体层。由于走道 11 上不能生长外延材料,因此每个单元区间的外延层 200 相互独立,每个单元区间的外延层之间形成沟道。这样,在外延工艺结束后,各个 pn 结之间实现了完全的电隔离。

[0045] 具体地,可以利用外延横向生长技术生长所述外延层 200,例如利用金属有机化学气相沉积、分子束外延或氢化物气相外延技术进行横向外延生长。本实施例中,生长的 N 型半导体层为 N 型 GaN 层,P 型半导体层为 P 型 GaN 层,有源层为 GaN 基量子阱层。在生长外延之前对生长衬底进行刻蚀走道,有助于释放应力,保护芯片。

[0046] (3) 如图 6 所示,在每个单元区间的外延层 200 表面涂敷一层有机薄膜 (PMMA) 作为后续平坦化工艺的阻挡层 80。

[0047] (4) 如图 7 所示,在每个单元区间的外延层之间的沟道内填充介质材料 50,便于平坦化整个外延芯片。步骤 (4) 填充的介质材料 50 优选为氧化硅、氮化硅、树脂或 SOG 材料等。

[0048] (5) 如图 8 所示,利用化学机械抛光技术 (CMP) 抛光至阻挡层 80。

[0049] (6) 如图 9 所示,清洗抛光后的表面,去除阻挡层 80,完成表面平坦化处理。

[0050] (7) 在每个单元区间的外延层上制作 P 电极和 N 电极,形成多个相互独立的芯片单元。

[0051] 可以采用光刻和刻蚀 (ICP) 技术对所述单体芯片结构进行刻蚀,至 N 型半导体层,然后在 N 型半导体层上制作 N 电极,在 P 型半导体层上制作 P 电极,可在所述单体芯片结构顶层上制造出电流扩散层 (ITO),然后制造 P 电极。需注意的是,制作电极的步骤顺序可根据实际生产线进行相应调整,例如,可先在单体芯片结构顶层上制造出 ITO 后再进行刻蚀至 N 型 GaN 层拓宽深走道上半部,然后在 ITO 上制造 P 电极。

[0052] 在多个芯片单元之间制作金属互连线依次将多个芯片单元串联,从而形成发光二极管芯片。其中,P 电极和 N 电极由芯片单元的上表面引出,与传统连接电极的方法一致,可以利用光刻,金属蒸镀及金属剥离工艺实现芯片的电极互连。最终芯片制程结束后的效果见图 10。

[0053] 多个芯片单元的排布方式,其 N 电极和 P 电极的位置、连接方式可以是多样的,另一种优选的排布连接方式如图 11 所示,但本发明并不仅限于此。

[0054] 相比传统单颗芯片的封装方式,由于高压直流 LED 芯片采用多个芯片单元阵列分布的方式排列,因此,提高了封装工艺的生产效率,降低了封装工艺的生产成本。

[0055] 实施例二

[0056] 请参看图 12-14,本实施例提供另一种高压直流发光二极管芯片的制造方法,该方法与实施例一不同之处在于:采用了介质隔离结构对生长衬底进行划分。

[0057] 其中,步骤 (1) 如图 12 所示,在生长衬底 10 上利用沉积、光刻和刻蚀工艺制备介

质隔离结构 12, 该介质隔离结构 12 将生长衬底 10 分隔为多个单元区间。然后清洗生长衬底, 去除残留污物。同样的, 利用介质隔离结构 12 定义的单元区间为平行四边形, 优选为菱形; 其内角优选为 45-135 度。

[0058] 然后, 步骤 (2) 如图 13 所示, 生长外延层 200, 由于介质隔离结构 12 上不能生长外延材料, 因此每个单元区间的外延层 200 相互独立, 每个单元区间的外延层之间形成沟道。这样, 在外延工艺结束后, 各个 pn 结之间可以实现完全的电隔离。之后, 与实施例一相同, 在外延层上制作阻挡层、在沟道内填充介质材料、化学机械抛光、去除阻挡层实现表面平坦化, 如图 14 所示。

[0059] 后续制作电极和串联芯片单元的步骤也与实施例一相同。

[0060] 由于本发明选择在传统的芯片制造前先实现芯片间的电隔离、沟道填充、及芯片表面的平坦化, 不仅可以与目前的芯片制造技术完全兼容, 而且也简化了整个工艺制程, 有利于整个芯片制程的稳定性及高压直流 LED 技术的实现。

[0061] 本发明的高压直流 LED 采用了有效的阵列结构设计, 当给芯片提供稳定的恒流输出时, 有效的保证了芯片亮度的均匀性, 对于 1W 以上的大功率 LED, 可以通过减少输入电流的方式提高芯片的亮度及散热效率。这种采用低电流进行驱动的方式, 将会有效的减少芯片在工作时产生的热量, 进一步提高芯片的可靠性、延长芯片的使用寿命, 同时, 也降低了整个 LED 产业中芯片散热设计的难度, 更加有利于加速 LED 光源的普及。

[0062] 本发明中涉及的其他工艺条件为常规工艺条件, 属于本领域技术人员熟悉的范畴, 在此不再赘述。上述实施例仅用以说明而非限制本发明的技术方案。任何不脱离本发明精神和范围的技术方案均应涵盖在本发明的专利申请范围当中。

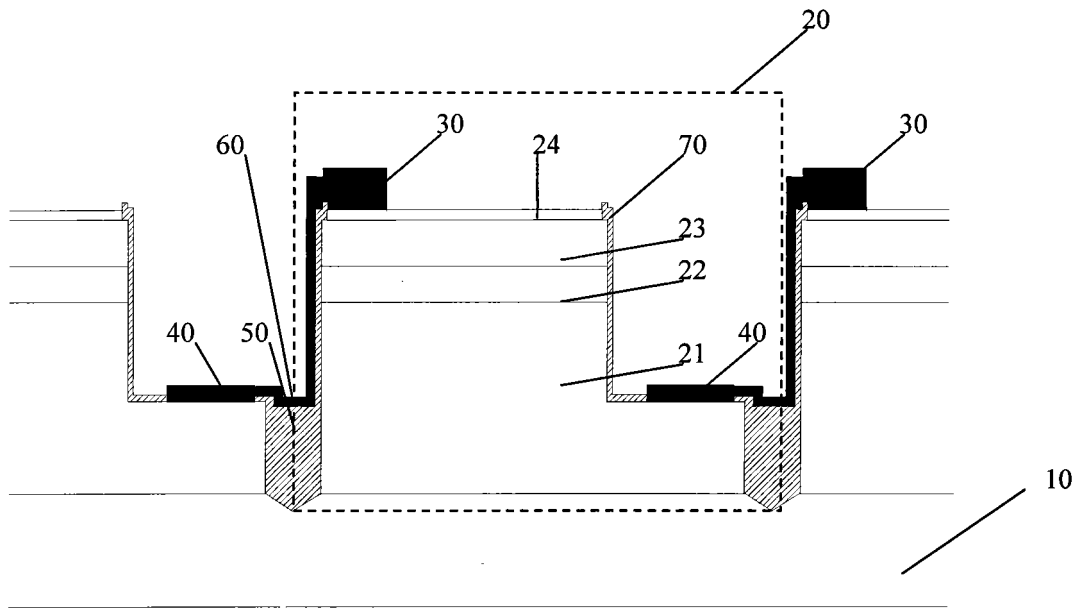


图 1

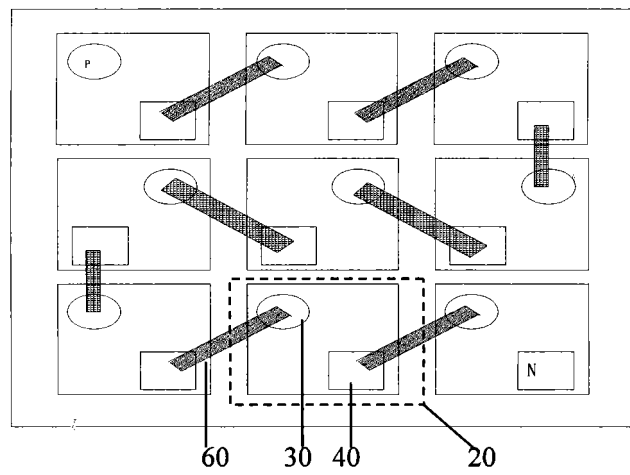


图 2

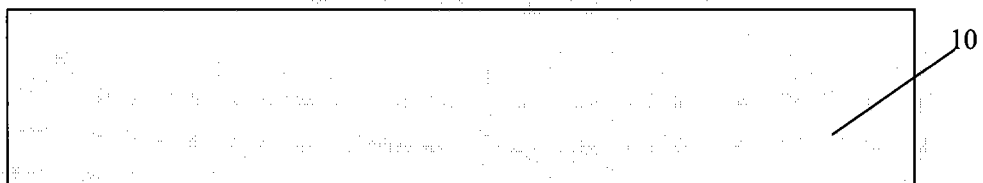


图 3

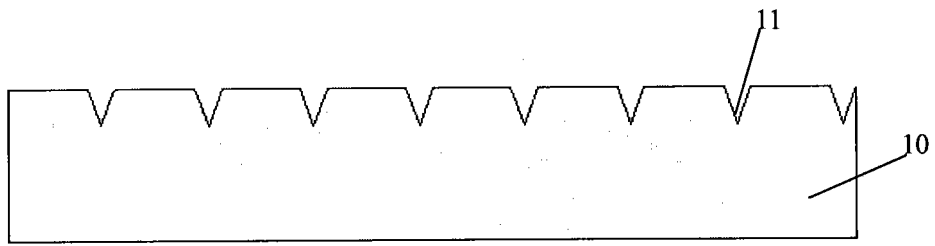


图 4

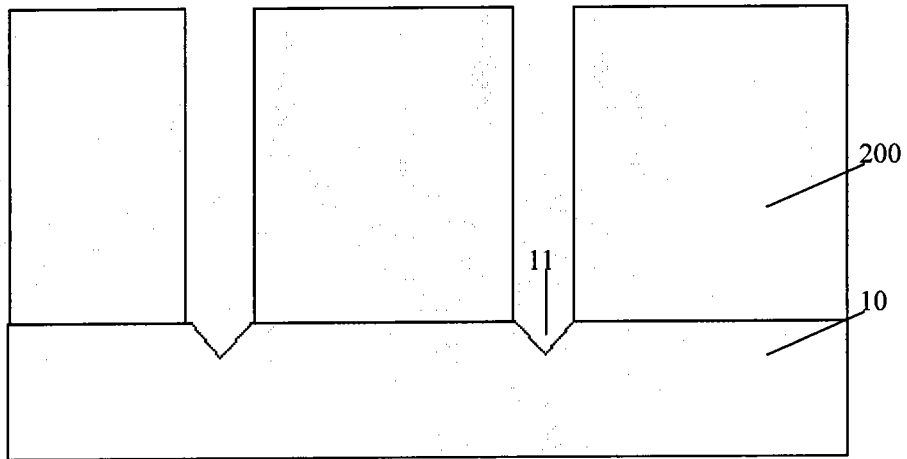


图 5

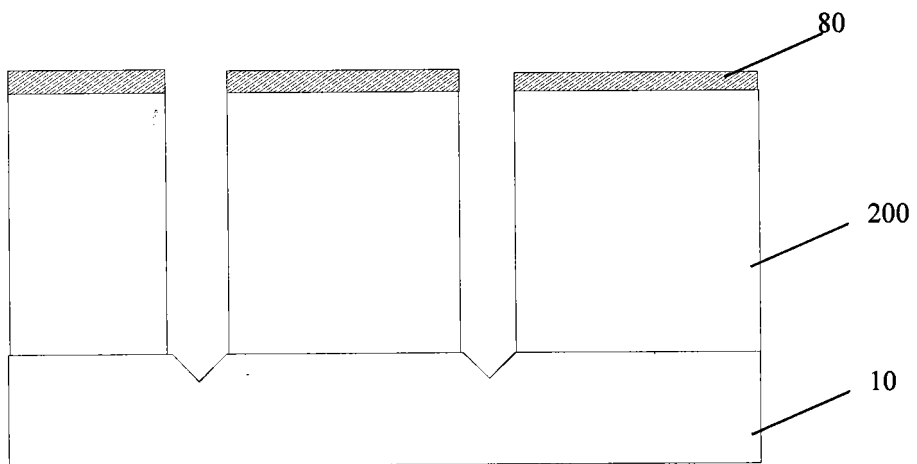


图 6

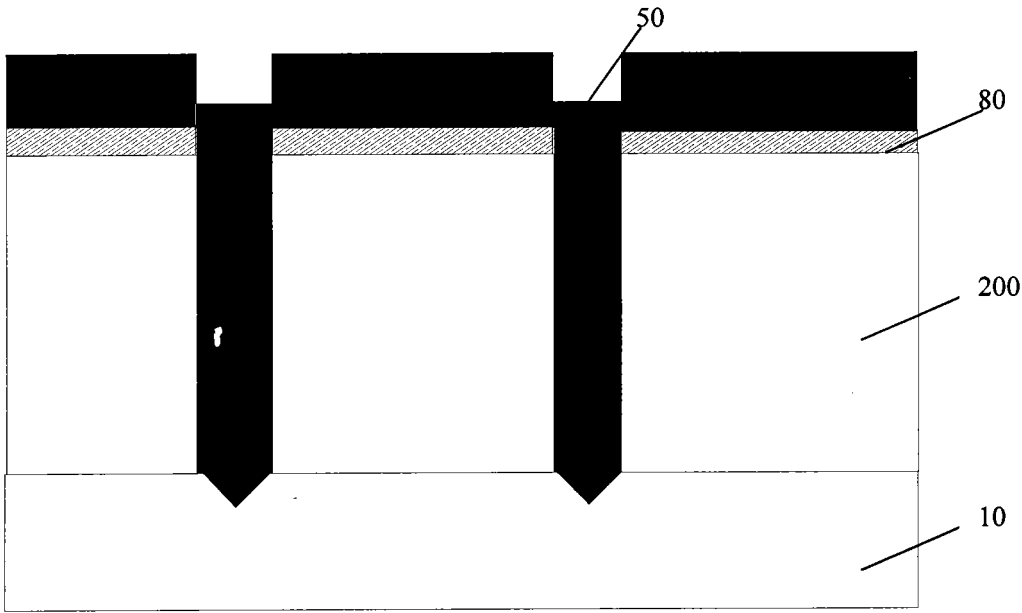


图 7

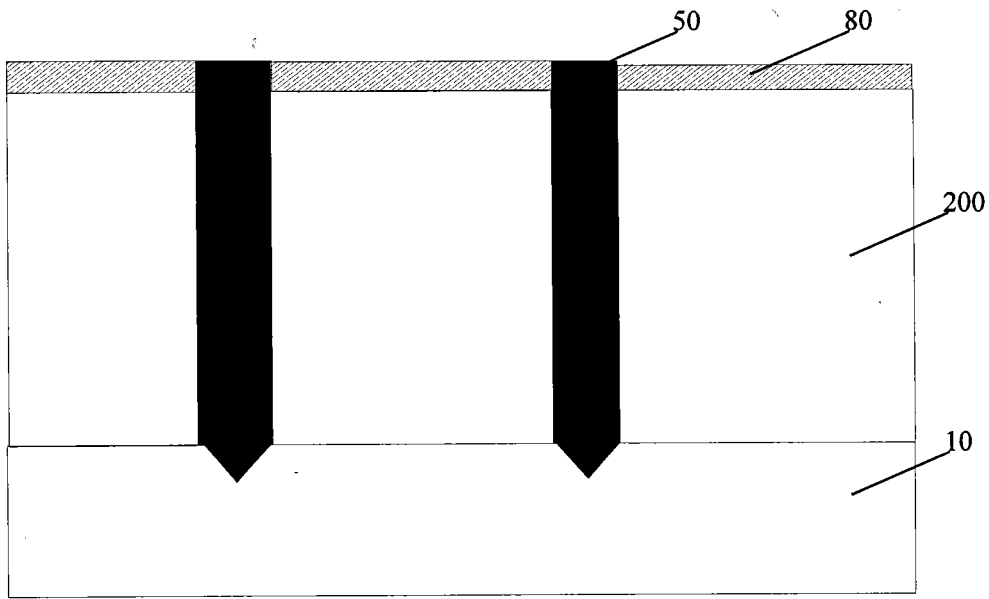


图 8

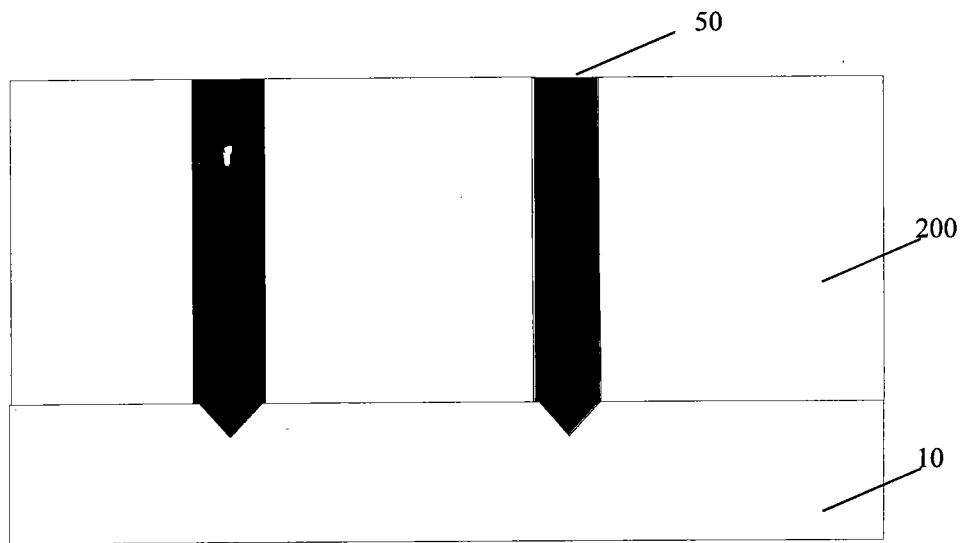


图 9

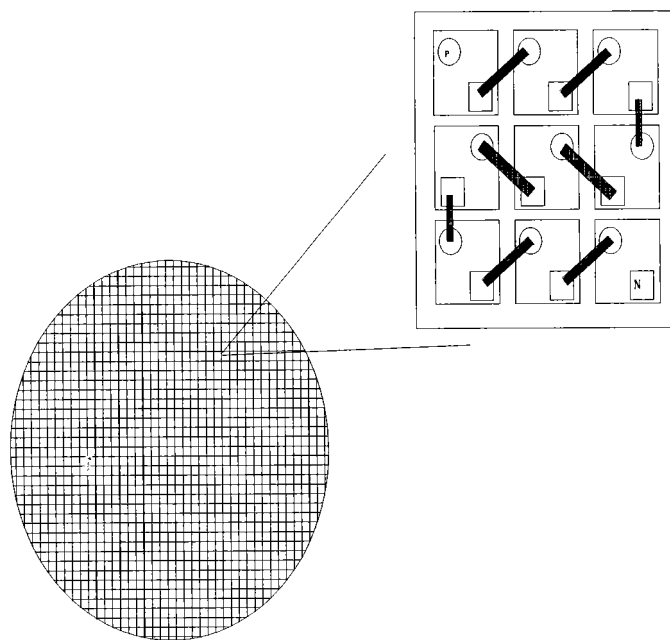


图 10

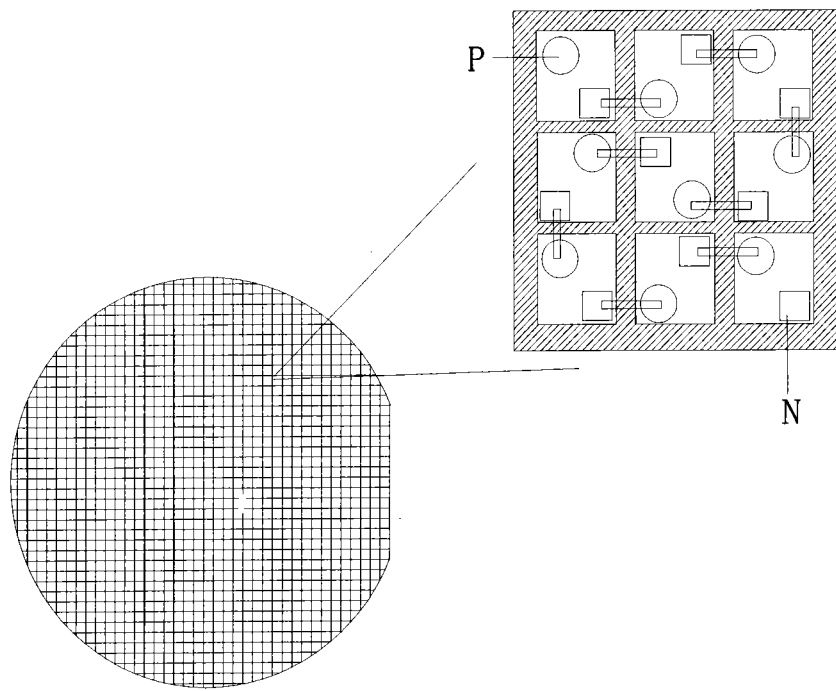


图 11

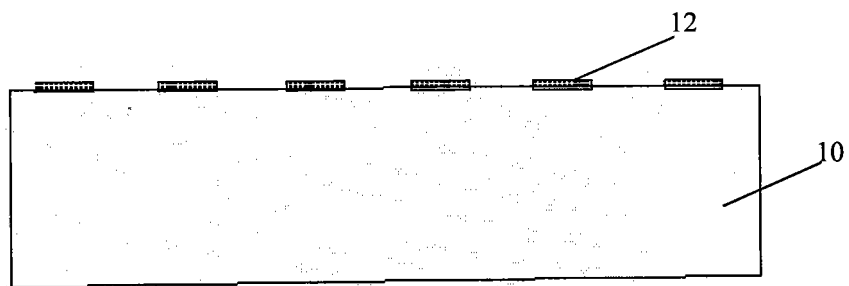


图 12

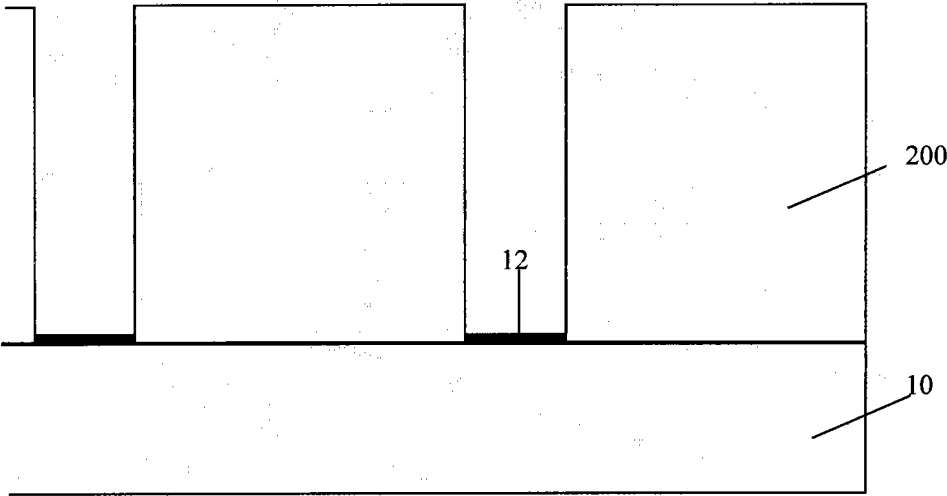


图 13

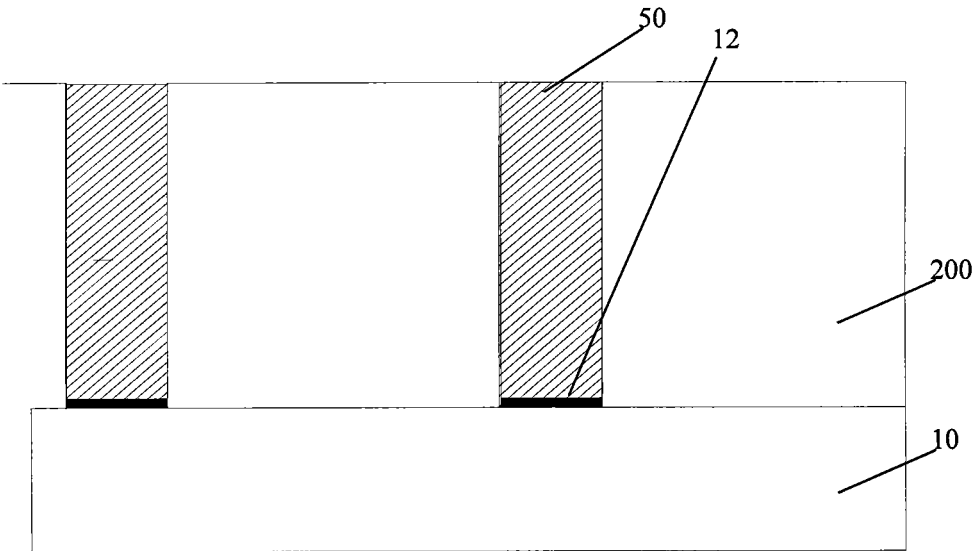


图 14