



## (12) 实用新型专利

(10) 授权公告号 CN 202564218 U

(45) 授权公告日 2012. 11. 28

(21) 申请号 201220204359. 7

(22) 申请日 2012. 05. 09

(73) 专利权人 江苏长电科技股份有限公司

地址 214434 江苏省无锡市江阴市开发区滨  
江中路 275 号

(72) 发明人 王新潮 李维平 梁志忠

(74) 专利代理机构 江阴市同盛专利事务所  
32210

代理人 唐纫兰

(51) Int. Cl.

H01L 23/31 (2006. 01)

H01L 23/495 (2006. 01)

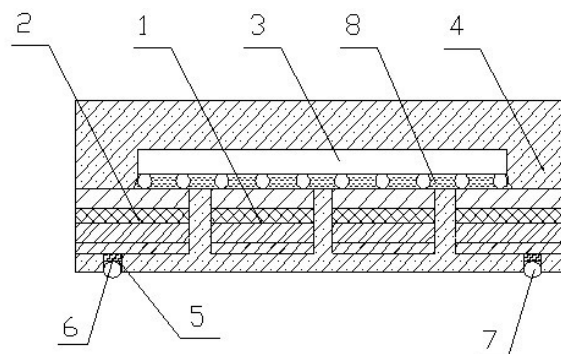
权利要求书 1 页 说明书 3 页 附图 4 页

### (54) 实用新型名称

多基岛埋入型单圈单芯片倒装封装结构

### (57) 摘要

本实用新型涉及一种多基岛埋入型单圈单芯片倒装封装结构,它包括基岛(1)、引脚(2)和芯片(3),所述基岛有多个,所述芯片倒装于多个基岛正面和引脚正面,所述芯片底部与基岛正面和引脚正面之间设置有底部填充胶(14),所述基岛外围的区域、基岛和引脚之间的区域、引脚与引脚之间的区域、基岛和引脚上部的区域、基岛和引脚下部的区域以及芯片的外围均包封有塑封料(4),所述引脚背面的塑封料上开设有小孔(5),所述小孔与引脚背面相连通,所述小孔内设置有金属球(7),所述金属球与引脚背面相接触。本实用新型的有益效果是:降低了制造成本,提高了封装体的安全性和可靠性,减少了环境污染,能够真正做到高密度线路的设计和制造。



1. 一种多基岛埋入型单圈单芯片倒装封装结构,其特征在于它包括基岛(1)、引脚(2)和芯片(3),所述基岛(1)有多个,所述芯片(3)倒装于多个基岛(1)正面和引脚(2)正面,所述芯片(3)底部与基岛(1)和引脚(2)正面之间设置有底部填充胶(8),所述基岛(1)外围的区域、基岛(1)和引脚(2)之间的区域、引脚(2)与引脚(2)之间的区域、基岛(1)和引脚(2)上部的区域、基岛(1)和引脚(2)下部的区域以及芯片(3)的外围均包封有塑封料(4),所述引脚(2)背面的塑封料(4)上开设有小孔(5),所述小孔(5)与引脚(2)背面相连通,所述小孔(5)内设置有金属球(7),所述金属球(7)与引脚(2)背面相接触。

2. 根据权利要求1所述的一种多基岛埋入型单圈单芯片倒装封装结构,其特征在于:在所述金属球(7)与引脚(2)背面之间设置有金属保护层(6)。

3. 根据权利要求1或2所述的一种多基岛埋入型单圈单芯片倒装封装结构,其特征在于:所述基岛(1)包括基岛上部、基岛下部和中间阻挡层,所述基岛上部和基岛下部均由单层或多层金属电镀而成,所述中间阻挡层为镍层或钛层或铜层。

4. 根据权利要求1或2所述的一种多基岛埋入型单圈单芯片倒装封装结构,其特征在于:所述引脚(2)包括引脚上部、引脚下部和中间阻挡层,所述引脚上部和引脚下部均由单层或多层金属电镀而成,所述中间阻挡层为镍层或钛层或铜层。

## 多基岛埋入型单圈单芯片倒装封装结构

### 技术领域

[0001] 本实用新型涉及一种多基岛埋入型单圈单芯片倒装封装结构。属于半导体封装技术领域。

### 背景技术

[0002] 传统的高密度基板封装结构的制造工艺流程如下所示：

[0003] 步骤一、参见图 3，取一玻璃纤维材料制成的基板，

[0004] 步骤二、参见图 4，在玻璃纤维基板上所需的位置上开孔，

[0005] 步骤三、参见图 5，在玻璃纤维基板的背面披覆一层铜箔，

[0006] 步骤四、参见图 6，在玻璃纤维基板打孔的位置填入导电物质，

[0007] 步骤五、参见图 7，在玻璃纤维基板的正面披覆一层铜箔，

[0008] 步骤六、参见图 8，在玻璃纤维基板表面披覆光阻膜，

[0009] 步骤七、参见图 9，将光阻膜在需要的位置进行曝光显影开窗，

[0010] 步骤八、参见图 10，将完成开窗的部分进行蚀刻，

[0011] 步骤九、参见图 11，将基板表面的光阻膜剥除，

[0012] 步骤十、参见图 12，在铜箔线路层的表面进行防焊漆(俗称绿漆)的披覆，

[0013] 步骤十一、参见图 13，在防焊漆需要进行后工序的装片以及打线键合的区域进行开窗，

[0014] 步骤十二、参见图 14，在步骤十一进行开窗的区域进行电镀，相对形成基岛和引脚，

[0015] 步骤十三、完成后续的装片、打线、包封、切割等相关工序。

[0016] 上述传统高密度基板封装结构存在以下不足和缺陷：

[0017] 1、多了一层的玻璃纤维材料，同样的也多了一层玻璃纤维的成本；

[0018] 2、因为必须要用到玻璃纤维，所以就多了一层玻璃纤维厚度约 100~150 $\mu\text{m}$  的厚度空间；

[0019] 3、玻璃纤维本身就是一种发泡物质，所以容易因为放置的时间与环境吸入水分以及湿气，直接影响到可靠性的安全能力或是可靠性等级；

[0020] 4、玻璃纤维表面被覆了一层约 50~100 $\mu\text{m}$  的铜箔金属层厚度，而金属层线路与线路的蚀刻距离也因为蚀刻因子的特性只能做到 50~100 $\mu\text{m}$  的蚀刻间隙(蚀刻因子：最好制做的能力是蚀刻间隙约等同于被蚀刻物体的厚度，参见图 15)，所以无法真正的做到高密度线路的设计与制造；

[0021] 5、因为必须要使用到铜箔金属层，而铜箔金属层是采用高压粘贴的方式，所以铜箔的厚度很难低于 50 $\mu\text{m}$  的厚度，否则就很难操作如不平整或是铜箔破损或是铜箔延展移位等等；

[0022] 6、也因为整个基板材料是采用玻璃纤维材料，所以明显的增加了玻璃纤维层的厚度 100~150 $\mu\text{m}$ ，无法真正的做到超薄的封装；

[0023] 7、传统玻璃纤维加贴铜箔的工艺技术因为材质特性差异很大(膨胀系数),在恶劣环境的工序中容易造成应力变形,直接的影响到元件装载的精度以及元件与基板粘着性与可靠性。

## 发明内容

[0024] 本实用新型的目的在于克服上述不足,提供一种多基岛埋入型单圈单芯片倒装封装结构,其工艺简单,不需使用玻璃纤维层,减少了制作成本,提高了封装体的安全性和可靠性,减少了玻璃纤维材料带来的环境污染,而且金属基板线路层采用的是电镀方法,能够真正做到高密度线路的设计和制造。

[0025] 本实用新型的目的是这样实现的:一种多基岛埋入型单圈单芯片倒装封装结构,它包括基岛、引脚和芯片,所述基岛有多个,所述芯片倒装于多个基岛正面和引脚正面,所述芯片底部与基岛和引脚正面之间设置有底部填充胶,所述基岛外围的区域、基岛和引脚之间的区域、引脚与引脚之间的区域、基岛和引脚上部的区域、基岛和引脚下部的区域以及芯片的外围均包封有塑封料,所述引脚背面的塑封料上开设有小孔,所述小孔与引脚背面相连通,所述小孔内设置有金属球,所述金属球与引脚背面相接触。

[0026] 在所述金属球与引脚背面之间还设置有金属保护层。

[0027] 所述基岛包括基岛上部、基岛下部和中间阻挡层,所述基岛上部和基岛下部均由单层或多层金属电镀而成,所述中间阻挡层为镍层或钛层或铜层。

[0028] 所述引脚包括引脚上部、引脚下部和中间阻挡层,所述引脚上部和引脚下部均由单层或多层金属电镀而成,所述中间阻挡层为镍层或钛层或铜层。

[0029] 与现有技术相比,本实用新型具有以下有益效果:

[0030] 1、本实用新型不需要使用玻璃纤维层,所以可以减少玻璃纤维层所带来的成本;

[0031] 2、本实用新型没有使用玻璃纤维层的发泡物质,所以可靠性的等级可以再提高,相对对封装体的安全性就会提高;

[0032] 3、本实用新型不需要使用玻璃纤维层物质,所以就可以减少玻璃纤维材料所带来的环境污染;

[0033] 4、本实用新型的二维金属基板线路层所采用的是电镀方法,而电镀层的总厚度约在  $10\sim 15\mu\text{m}$ ,而线路与线路之间的间隙可以轻松的达到  $25\mu\text{m}$  以下的间隙,所以可以真正地做到高密度内引脚线路平铺的技术能力;

[0034] 5、本实用新型的二维金属基板因采用的是金属层电镀法,所以比玻璃纤维高压铜箔金属层的工艺来得简单,且不会有金属层因为高压产生金属层不平整、金属层破损以及金属层延展移位的不良或困惑;

[0035] 6、本实用新型的二维金属基板线路层是在金属基材的表面进行金属电镀,所以材质特性基本相同,所以镀层线路与金属基材的内应力基本相同,可以轻松的进行恶劣环境的后工程(如高温共晶装片、高温锡材焊料装片以及高温被动元件的表面贴装工作)而不容易产生应力变形。

## 附图说明

[0036] 图1为本实用新型多基岛埋入型单圈单芯片倒装封装结构的结构示意图。

- [0037] 图 2 为图 1 的俯视图。
- [0038] 图 3~ 图 14 为传统的高密度基板封装结构的制造工艺流程图。
- [0039] 图 15 为玻璃纤维表面铜箔金属层的蚀刻状况示意图。
- [0040] 其中：
- [0041] 基岛 1
- [0042] 引脚 2
- [0043] 芯片 3
- [0044] 塑封料 4
- [0045] 小孔 5
- [0046] 金属保护层 6
- [0047] 金属球 7
- [0048] 底部填充胶 8。

### 具体实施方式

[0049] 参见图 1 和 2, 本实用新型一种多基岛埋入型单圈单芯片倒装封装结构, 它包括基岛 1、引脚 2 和芯片 3, 所述基岛 1 有多个, 所述芯片 3 的正面倒装于多个基岛 1 正面和引脚 2 正面, 所述芯片 3 底部与基岛 1 和引脚 2 正面之间设置有底部填充胶 8, 所述基岛 1 外围的区域、基岛 1 和引脚 2 之间的区域、引脚 2 与引脚 2 之间的区域、基岛 1 和引脚 2 上部的区域、基岛 1 和引脚 2 下部的区域以及芯片 3 的外围均包封有塑封料 4, 所述引脚 2 背面的塑封料 4 上开设有小孔 5, 所述小孔 5 与引脚 2 背面相连通, 所述小孔 5 内设置有金属球 7, 所述金属球 7 与引脚 2 背面之间设置有金属保护层 6, 所述金属球 7 采用锡或锡合金材料, 所述基岛 1 由基岛上部、中间阻挡层和基岛下部组成, 基岛上部和基岛下部均由单层或多层金属电镀而成, 中间阻挡层为镍层或钛层或铜层, 所述引脚 2 由引脚上部、中间阻挡层和引脚下部组成, 引脚上部和引脚下部均由单层或多层金属电镀而成。

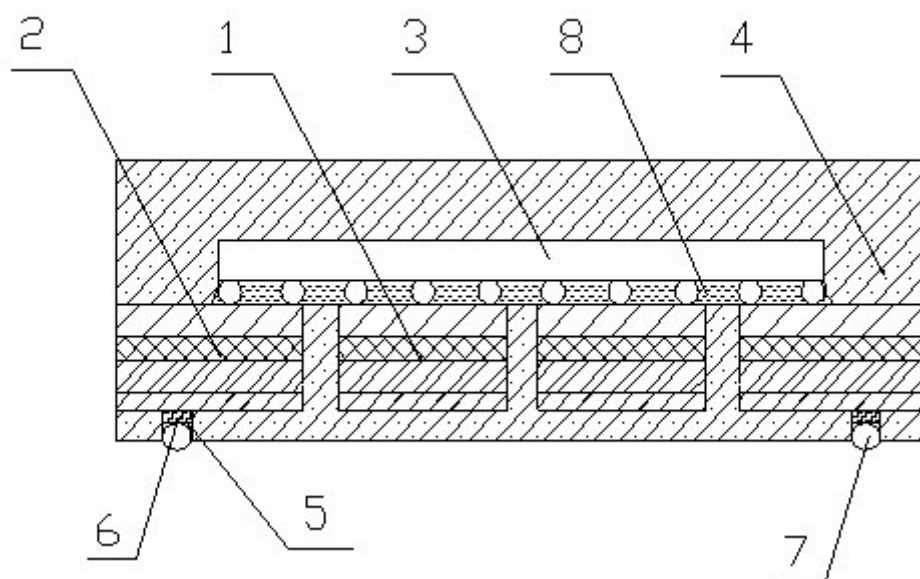


图 1

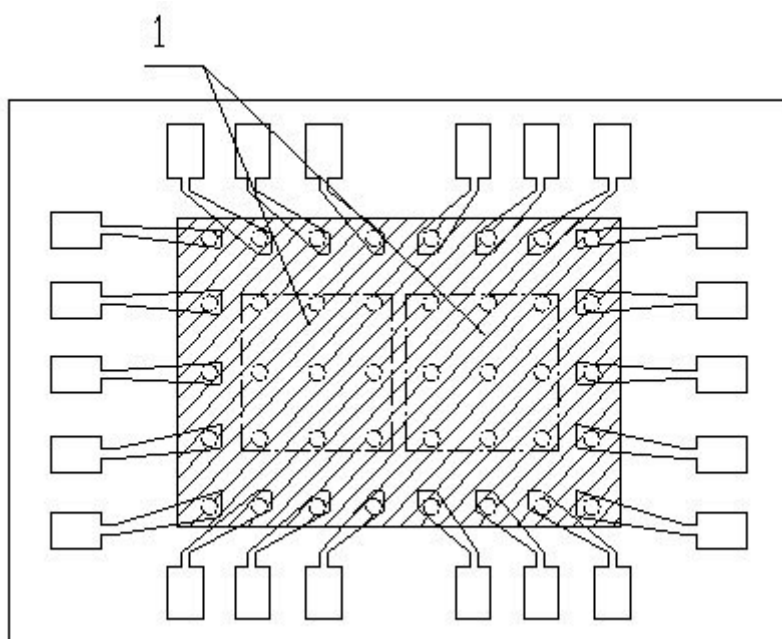


图 2



图 3

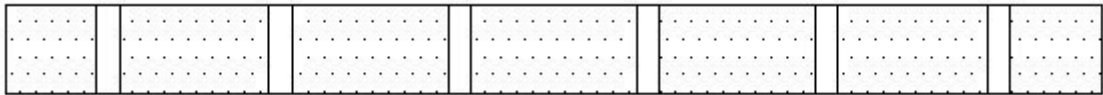


图 4



图 5



图 6

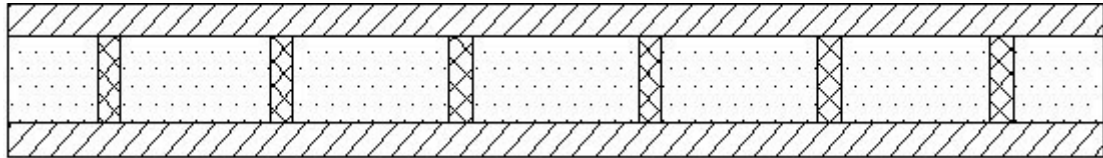


图 7

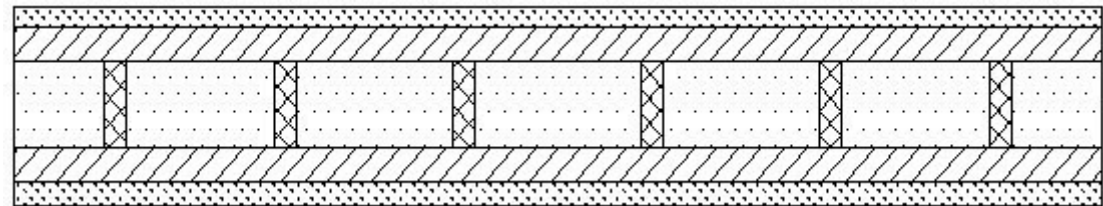


图 8

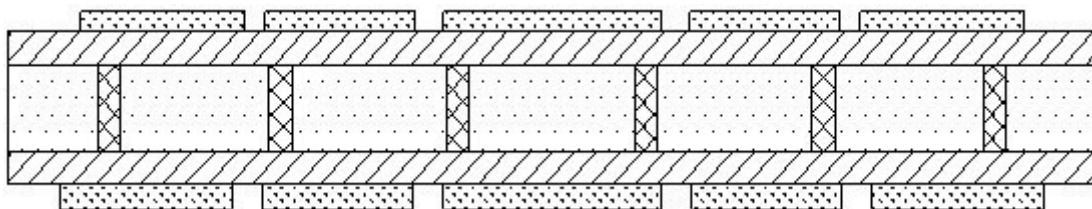


图 9

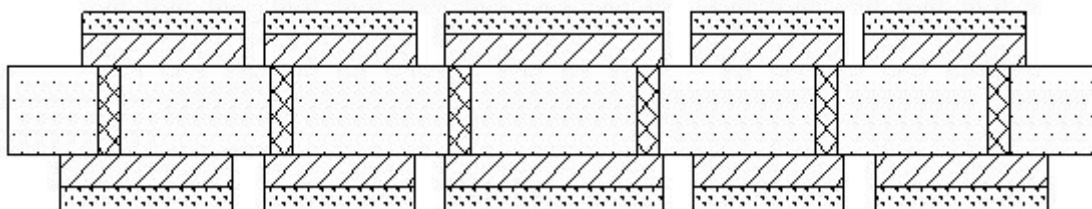


图 10

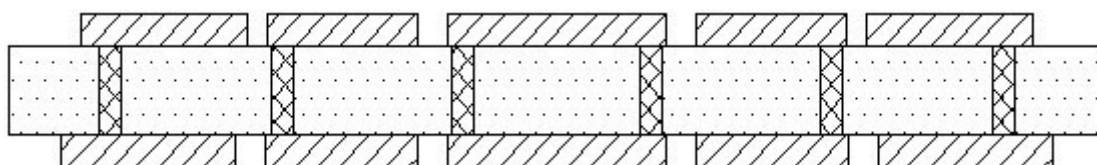


图 11

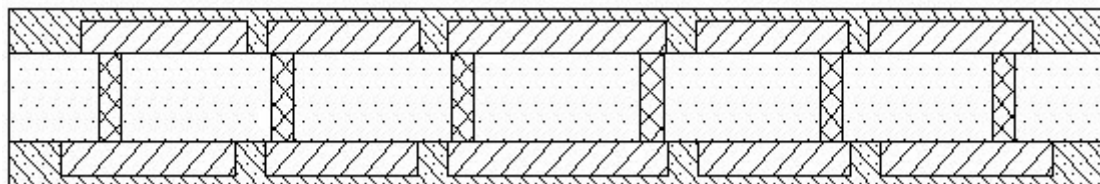


图 12

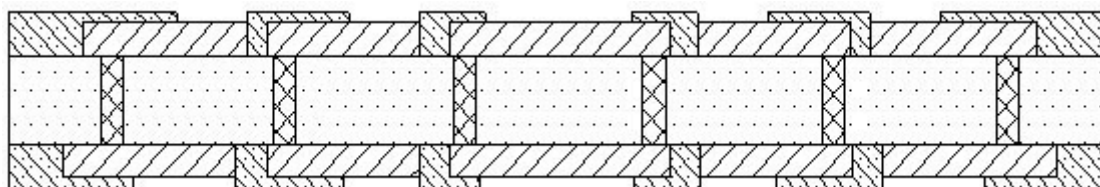


图 13



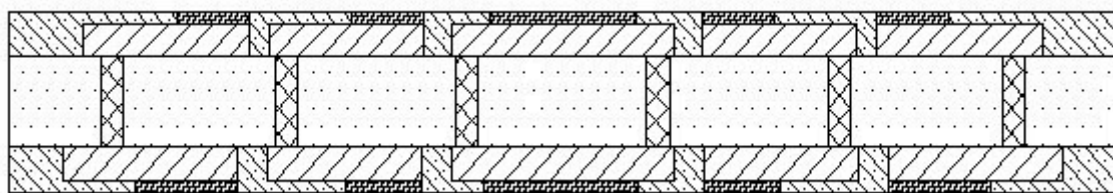


图 14

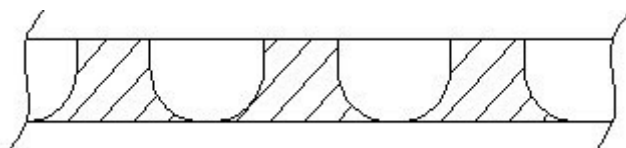


图 15