



## (12) 发明专利

(10) 授权公告号 CN 101558474 B

(45) 授权公告日 2012. 06. 20

(21) 申请号 200780046521. 9

(22) 申请日 2007. 11. 29

(30) 优先权数据

341799/2006 2006. 12. 19 JP

(85) PCT申请进入国家阶段日

2009. 06. 16

(86) PCT申请的申请数据

PCT/JP2007/001317 2007. 11. 29

(87) PCT申请的公布数据

W02008/075449 JA 2008. 06. 26

(73) 专利权人 信越半导体股份有限公司

地址 日本东京都

(72) 发明人 冈哲史 能登宣彦

(74) 专利代理机构 隆天国际知识产权代理有限公司

公司 72003

代理人 姜燕 陈晨

(51) Int. Cl.

H01L 21/205 (2006. 01)

H01L 21/02 (2006. 01)

H01L 27/12 (2006. 01)

(56) 对比文件

US 2004224469 A1, 2004. 11. 11,

CN 1157477 A, 1997. 08. 20,

US 2005064715 A1, 2005. 03. 24,

US 2005148161 A1, 2005. 07. 07,

WO 2005078786 A1, 2005. 08. 25,

审查员 林昭春

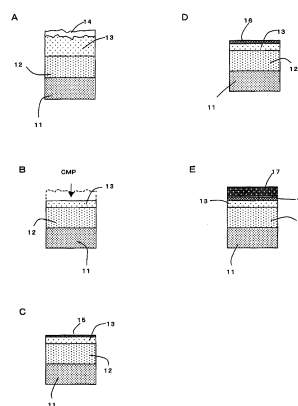
权利要求书 2 页 说明书 8 页 附图 5 页

### (54) 发明名称

应变硅基板的制造方法

### (57) 摘要

本发明是提供一种应变硅基板的制造方法，是至少在硅单晶基板上，先形成晶格弛豫的硅锗层，并通过化学机械研磨将该硅锗层的表面平坦化，而在该平坦化后的硅锗层的表面上形成应变硅层的应变硅基板的制造方法，其特征在于：在上述平坦化后的晶格弛豫硅锗层的表面上，形成应变硅层之前，SC1 洗净该硅锗层的表面，并在 800℃ 以上的含氢环境中，热处理具有上述 SC1 洗净后的硅锗层的上述基板，且在该热处理后未降温至低于 800℃ 的温度而是立刻在上述热处理过后的基板上的硅锗层表面，形成保护硅层，并以比该保护硅层的形成温度低的温度，在该保护硅层的表面上形成应变硅层。由此，提供一种应变硅基板的制造方法，该应变硅基板的制造方法，能够制造出一种表面粗糙度、贯穿位错密度及微粒程度低的应变硅基板。



1. 一种应变硅基板的制造方法,是至少在硅单晶基板上,先形成晶格弛豫的硅锗层,并通过化学机械研磨将该硅锗层的表面平坦化,而在该平坦化后的硅锗层的表面上形成应变硅层的应变硅基板的制造方法,其特征在于:

在上述平坦化后的硅锗层的表面上,形成应变硅层之前,SC1 洗净该硅锗层的表面并在其表面上形成自然氧化膜,并在 800℃ 以上的含氢环境中,热处理具有上述 SC1 洗净后的硅锗层的上述基板以完全除去上述自然氧化膜,且在该热处理后未降温至低于 800℃ 的温度下,立刻在上述热处理过后的基板上的硅锗层表面形成保护硅层,并以比该保护硅层的形成温度低的温度,在该保护硅层的表面上形成应变硅层。

2. 如权利要求 1 所述的应变硅基板的制造方法,其中在对上述硅锗层表面进行 SC1 洗净后,进行 SC2 洗净。

3. 如权利要求 1 所述的应变硅基板的制造方法,其中使在洗净上述硅锗层表面时的蚀刻量,其总量为 3 纳米以下。

4. 如权利要求 2 所述的应变硅基板的制造方法,其中使在洗净上述硅锗层表面时的蚀刻量,其总量为 3 纳米以下。

5. 如权利要求 1 所述的应变硅基板的制造方法,其中使上述保护硅层的厚度为 10 纳米以下。

6. 如权利要求 2 所述的应变硅基板的制造方法,其中使上述保护硅层的厚度为 10 纳米以下。

7. 如权利要求 3 所述的应变硅基板的制造方法,其中使上述保护硅层的厚度为 10 纳米以下。

8. 如权利要求 4 所述的应变硅基板的制造方法,其中使上述保护硅层的厚度为 10 纳米以下。

9. 如权利要求 1 ~ 8 中任一项所述的应变硅基板的制造方法,其中对上述形成应变硅层后的表面进行蚀刻。

10. 如权利要求 1 ~ 8 中任一项所述的应变硅基板的制造方法,其中在上述含氢环境中的热处理后,使用与进行该热处理的温度相同的温度,在上述热处理后的硅锗层的表面,形成保护硅层。

11. 如权利要求 9 所述的应变硅基板的制造方法,其中在上述含氢环境中的热处理后,使用与进行该热处理的温度相同的温度,在上述热处理后的硅锗层的表面,形成保护硅层。

12. 一种应变硅基板的制造方法,其特征在于:

将通过如权利要求 1 ~ 8 中任一项所述的制造方法制造出来的应变硅基板,使用作为接合芯片,并通过芯片贴合方法来制造绝缘层上覆硅型应变硅基板。

13. 一种应变硅基板的制造方法,其特征在于:

将通过如权利要求 9 所述的制造方法制造出来的应变硅基板,使用作为接合芯片,并通过芯片贴合方法来制造绝缘层上覆硅型应变硅基板。

14. 一种应变硅基板的制造方法,其特征在于:

将通过如权利要求 10 所述的制造方法制造出来的应变硅基板,使用作为接合芯片,并通过芯片贴合方法来制造绝缘层上覆硅型应变硅基板。

15. 一种应变硅基板的制造方法,其特征在于:

将通过如权利要求 11 所述的制造方法制造出来的应变硅基板,使用作为接合芯片,并通过芯片贴合方法来制造绝缘层上覆硅型应变硅基板。

## 应变硅基板的制造方法

### 技术领域

[0001] 本发明涉及一种使用于高速金属氧化物半导体场效应晶体管 (MOSFET) 的表体 (bulk) 型或绝缘层上覆硅 (SOI) 型应变硅基板的制造方法。

### 背景技术

[0002] 在硅基板上, 锗 (Ge) 浓度是随着厚度同时增加而形成硅锗 (SiGe) 浓度倾斜层, 并在其上面形成锗浓度一定的硅锗浓度一定层, 进而在其上面形成硅层的表体型应变硅基板上, 因为是在晶格常数比硅更大的硅锗层上形成硅层, 硅层的晶格常数被拉伸 (产生拉伸应变) 而产生应变。如此, 已知若元件形成区域的硅层的晶格常数被拉伸时, 电子及空穴的移动度提高, 能够有助于 MOSFET (Metal Oxide Semiconductor Field Effect Translator; 金属氧化物半导体场效应晶体管) 的高性能化。

[0003] 但是, 在应变硅基板中, 由于硅基板与在其表面上所层积的硅锗层的晶格常数不同, 会在硅锗层产生位错, 又, 会在其表面产生凹凸 (交叉影线图案), 所以目前无法得到品质能够满足的应变硅基板。

[0004] 作为改善此问题的对策, 有公开一种方法 (例如, 参照日本特表 2000-513507 号公报), 是在形成硅锗浓度倾斜层的途中, 通过 CMP (化学机械研磨; Chemical Mechanical Polishing) 等至少一次使表面凹凸平坦化, 来改良贯穿位错密度及表面粗糙度的方法。又, 公开一种方法 (例如, 参照日本特开 2000-289533 号公报), 是在形成硅锗浓度层后, 通过对其表面凹凸进行化学机械研磨, 且研磨后进行 SC1 洗净, 来抑制随后在硅锗层上形成的应变硅层的贯穿位错密度, 且减小表面粗糙度。

[0005] 但是, 在上述日本特表 2000-513507 号公报及上述日本特开 2000-289533 号公报中任一者的方法, 因为在硅锗层表面使应变硅外延成长 (以下称为外延成长) 时, 在自然氧化膜的除去工艺及在应变硅外延成长工艺时的热处理过程, 会诱导使表面粗糙度变差及贯穿位错密度增加, 所以无法得到品质充分高的应变硅基板。

[0006] 因此, 尽可能使在硅锗层表面的应变硅外延成长为低温成长为佳, 又, 特别是硅锗层表面的自然氧化膜除去工艺, 是在使应变硅外延成长时需要最高温的工艺, 如何加以低温化成为关键。

[0007] 为了该低温化, 先前通常所进行的手段是在硅锗层形成后的芯片洗净的最后阶段, 进行氢氟酸 (HF) 洗净来除去自然氧化膜后, 尽可能快速地进行应变硅外延成长。也即, 若能够形成较薄的自然氧化膜时, 即便低温也能够除去自然氧化膜, 能够抑制硅锗层表面粗糙度变差来进行应变硅外延成长。

[0008] 但是, 在最后阶段具有氢氟酸洗净的工艺, 因为会有微粒容易粘附的根本上的缺点, 结果, 会产生微粒程度变差的应变硅基板。

[0009] 针对上述的问题点, 在日本特开 2001-148473 号公报公开一种方法, 是在形成硅锗层后, 通过使用 HF+HNO<sub>3</sub> 系蚀刻剂蚀刻其表面, 来使硅锗层的厚度薄化至需要的厚度, 并使用 SC2 洗净其表面而在表面上形成保护氧化膜, 再通过在高真空下进行热处理来除去该

保护氧化膜后,在硅锗层的表面上于 650℃ 形成应变硅的方法。又,在日本特开 2003-31495 号公报公开一种方法,是在硅锗层形成后,在其表面层积保护层(例如硅层)后,通过外延成长来形成应变硅层的方法。

[0010] 但是,在上述日本特开 2001-148473 号公报的方法中,除去粘附于表面的微粒并不充分,在上述日本特开 20003-31495 号公报中,完全未记载洗净工艺。因此,即便使用两者的任何一者的方法,也难以得到具有满足的表面粗糙度、且低微粒程度的应变硅基板。

## 发明内容

[0011] 鉴于上述情形,本发明的目的是提供一种制造方法,是制造应变硅基板的方法,能够制造出一种表面粗糙度、贯穿位错密度及微粒程度低的应变硅基板。

[0012] 又,本发明的另外目的是提供一种制造方法,是使用该应变硅基板来制造高品质的 SOI 型应变硅(SSOI:应变型绝缘层上覆硅;Strained Silicon On Insulator)基板。

[0013] 为了达成前述目的,本发明提供一种应变硅基板的制造方法,是至少在硅单晶基板上,先形成晶格弛豫的硅锗层,并通过化学机械研磨将该硅锗层的表面平坦化,而在该平坦化后的硅锗层的表面上形成应变硅层的应变硅基板的制造方法,其特征是:在上述平坦化后的硅锗层的表面上,形成应变硅层之前,SC1 洗净该硅锗层的表面并在其表面上形成自然氧化膜,并在 800℃ 以上的含氢环境中,热处理具有上述 SC1 洗净后的硅锗层的上述基板以完全除去上述自然氧化膜,且在该热处理后未降温至低于 800℃ 的温度下,立刻在上述热处理过后的基板上的硅锗层表面形成保护硅层,并以比该保护硅层的形成温度低的温度,在该保护硅层的表面上形成应变硅层。

[0014] 如此,利用先在硅单晶基板上形成晶格弛豫的硅锗层,并在其表面上使应变硅外延成长前,通过 CMP 将该硅锗层的表面平坦化,能够消除晶格弛豫硅锗层的表面的交叉影线或位错等。随后,通过 SC1 洗净(使用  $\text{NH}_4\text{OH}$  及  $\text{H}_2\text{O}_2$  的水溶液洗净),能够有效率地除去在 CMP 中所使用的研磨剂或粘附在表面的微粒。又,若进行 SC1 洗净,能够在硅锗层表面形成自然氧化膜,此自然氧化膜能够达成防止不纯物等粘附于表面的任务。然后,在 800℃ 以上的含氢环境中(以下也简称  $\text{H}_2$  烘烤)除去此自然氧化膜后,未降温至低于 800℃ 的温度而是立刻在硅锗层表面上形成保护硅层。通过如此进行,在  $\text{H}_2$  烘烤时,能够使硅锗层表面的粗糙度(雾度)的变差,作成最小限度。随后,进行应变硅外延成长时,因为表面粗糙度小、且是在较少微粒的表面使应变硅外延成长,所以能够得到品质良好的应变硅层。此时,将应变硅外延成长时的温度设成比保护硅层形成温度低的温度,是因为温度较低时,在应变硅层所含有的锗浓度下降的缘故。

[0015] 此时,以在对上述硅锗层表面进行 SC1 洗净后,进行 SC2 洗净为佳。

[0016] 如此,因为在 SC1 洗净后通过进行 SC2 洗净( $\text{HCl}$  与  $\text{H}_2\text{O}_2$  的水溶液洗净),能够除去粘附在硅锗层的表面上的重金属等,所以能够得到不纯物更少的表面。

[0017] 此时,使在洗净上述硅锗层表面时的蚀刻量,其总量以 3 纳米以下为佳。

[0018] 因为硅锗的蚀刻速度比硅快,所以表面粗糙度容易变差。但是,使洗净硅锗层的表面时被蚀刻的硅锗层的蚀刻损总量为 3 纳米以下时,能够将表面粗糙度的变差,抑制在最小限度。

[0019] 又,上述保护硅层的厚度以 10 纳米以下为佳。

[0020] 该保护硅层是在降温至规定温度及在形成应变硅为止之间,用以防止硅锗表面的粗糙,以 10 纳米以下的厚度为充分。保护层更厚于此时,会有形成多数不良位错而使膜质变差的可能性。

[0021] 又,以对上述形成应变硅层后的表面进行蚀刻为佳。

[0022] 如此,通过蚀刻形成应变硅层后的表面,能够除去在表层部分堆积的锗。

[0023] 又,在上述含氢环境中的热处理后,以与进行该热处理的温度相同的温度,在上述热处理后的硅锗层的表面,形成保护硅层为佳。

[0024] 如此,若在上述含氢环境中的热处理后,以与进行该热处理的温度相同的温度,进行随后的保护硅层的形成时,能够使露出的硅锗层的表面的露出时间抑制在最小限度。

[0025] 而且,本发明提供一种应变硅基板的制造方法,是将通过上述任一种应变硅基板的制造方法所制造的应变硅基板,使用作为接合芯片,并通过芯片贴合方法来制造 SOI 型的应变硅基板。

[0026] 如此,利用本发明的制造方法所制造的应变硅基板,使用作为接合芯片,并通过与基体芯片贴合的芯片贴合方法,来制造 SOI 型应变硅基板时,因为形成元件的部分也就是应变硅层的品质高,所以能够得到高品质的 SSOI 基板。

[0027] 若依照本发明,能够制造出贯穿位错密度、表面粗糙度及微粒程度低的应变硅基板。

[0028] 又,能够提供一种高品质的 SSOI 基板,其是将该应变硅基板作为 SOI 型基板的元件区域(SOI 层)来使用。

## 附图说明

[0029] 图 1 是用来说明本发明的应变硅基板的工艺的一个例子的概略图。

[0030] 图 2 是显示在 HF 洗净及 SC1 洗净后,粘附在芯片表面上的微粒。

[0031] 图 3 中 A 是显示在形成保护硅层前的芯片的雾度程度;B 是显示在实施例 2 中的 H<sub>2</sub> 烘烤处理时的反应的工艺条件;C 是显示在实施例 2 中的通过各 H<sub>2</sub> 烘烤条件除去自然氧化膜后,在芯片表面的雾度程度的图。

[0032] 图 4 中 A 是显示形成保护硅层前的芯片的雾度程度;B 是显示在实施例 3 中的应变硅外延成长时的反应的工艺条件;C 是显示依照有无保护氧化膜与应变硅成长时的温度不同的芯片表面的雾度程度的图。

[0033] 图 5 是显示测定本发明的应变硅基板中的锗深度剖面的结果的图

[0034] 并且,上述附图中的附图标记说明如下:

[0035] 11 硅单晶基板                      12 硅锗浓度倾斜层

[0036] 13 硅锗一定浓度层              14 硅层

[0037] 15 自然氧化膜                    16 保护硅层

[0038] 17 应变硅层

## 具体实施方式

[0039] 先前,在制造至少含有晶格弛豫硅锗层的应变硅基板时,欲同时满足表面粗糙度及贯穿位错密度的 2 种参数,因为二者具有对立(trade off)关系的倾向,所以难以两者兼

具。又,在基板形成中必须除去粘附在表面的微粒,期待开发一种有效率的方法,用以解决上述三个课题。

[0040] 对于如此的问题的解决对策,已知先前通过研磨晶格弛豫硅锗层的表面并充分地使其平坦化,能够观察到可以改良位错及表面粗造,又,研磨后通过进行充分地洗净,能够观察到可以改良微粒程度的问题。本发明者等进行专心实验及研讨,发现配合前述方法,并且通过在洗净后的硅锗(SiGe)层表面外延成长应变硅时,适当地管理在含氢环境中通过热处理( $H_2$ 烘烤)除去在洗净工艺所形成的自然氧化膜的除去工艺的条件,及在该 $H_2$ 烘烤处理后,立刻形成保护硅层并使应变硅层外延成长的条件,则能够更有效地解决上述三个课题,而完成了本发明。

[0041] 以下,一边参照图示一边具体地说明本发明的实施形态,但是本发明未限定于此等记载。

[0042] 图1是显示本发明的例示性应变硅基板的工艺的概略图。首先,准备其主表面十分平坦的硅单晶基板11。又,硅单晶基板11的制造方法或面方位,可配合目的而适当地选择,没有特别限定。例如通常是通过切克劳斯基(CZ)法或浮动区熔(FZ)法所制造的硅单晶。

[0043] 接着,在硅单晶基板11的表面上,以伴随着厚度而使锗浓度增加的方式,使硅锗(SiGe)浓度倾斜层12成长。使硅锗浓度倾斜层12成长至需要的厚度后,若使锗浓度为一定的硅锗(SiGe)一定浓度层13成长,则能够得到晶格弛豫的硅锗层。

[0044] 又,也可在硅锗一定浓度层13的上面,堆积硅层14,用以防止其表面粗糙(参照图1A)。

[0045] 因为在硅锗一定浓度层13的表面(或是硅层14的表面),由于交叉影线而致使表面粗糙度变差,所以通过化学机械研磨(CMP)来使其表面平坦化(参照图1B)。接着,通过SC1洗净,清洗平坦化后的基板主表面13来除去在化学机械研磨过程中所产生的微粒等。又,已知SC1洗净其特征是能够得到微粒粘附少的洗净,又,能够同时蚀刻硅及硅锗(SiGe)且在其表面上形成自然氧化膜15(参照图1C)。在此,因为硅锗的蚀刻速度比硅快,所以粗糙度容易变差。为了防止粗糙度变差,以使研磨后的硅锗层表面的蚀刻量止于3纳米以下为佳。

[0046] 又,因为硅锗层的锗浓度越高会使蚀刻速度变快,故制造具有高浓度的锗的硅锗层时必须注意此点。

[0047] 接着,将因上述SC1洗净而在晶格弛豫硅锗一定浓度层13的表面上所形成的自然氧化膜15,通过使用单片式CVD(化学气相沉积;Chemical Vapor Deposition)装置,于减压条件下、规定温度及时间,进行 $H_2$ 烘烤来加以除去。 $H_2$ 烘烤至少必须在 $800^{\circ}\text{C}$ 以上,以在 $900^{\circ}\text{C}$ 以上进行为佳。

[0048] 又,已知硅锗层在高温 $H_2$ 烘烤处理时,其粗糙度也容易变差。因此,热处理以尽可能短时间为佳。但是,因为在该工艺中,若未完全地将自然氧化膜除去时,则无法得到结晶性良好的应变硅层,所以必须以粗糙度不会变差、且能够完全地除去自然氧化膜的方式,来设置适当的时间及温度。又,通过后述的实施例来详细地说明,在自然氧化膜残留于表面上的期间, $H_2$ 烘烤所引起的硅锗表面的粗糙度变差是极轻微的,且只要在除去自然氧化膜后立刻形成保护硅层16,则能够防止粗糙度(雾度)变差(参照图1D)。

[0049] 又,因为通过  $H_2$  烘烤除去自然氧化膜 15 后,尽可能迅速地进行保护硅层 16 的形成是重要的,所以保护硅层 16 的形成,是在自然氧化膜除去后以不比  $800^{\circ}C$  低的温度,以与  $H_2$  烘烤大致相同的温度进行为佳,是有效果的。

[0050] 又,保护硅层 16 的形成,通常硅源气体是使用三氯硅烷 (TCS)、二氯硅烷 (DCS)、甲硅烷 ( $SiH_4$ )。又,形成该保护硅层 16 的意义主要是在除去自然氧化膜后,在降低至规定温度,来形成应变硅层 17 的期间,用以防止硅锗层 13 的表面粗糙度变差而已,所以厚度 10 纳米以下即足够。厚度更厚时,在保护硅层 16 内会有形成多数的不良位错而使膜质变差的情形。

[0051] 接着,在保护硅层 16 上以规定温度使应变硅进行外延成长。此时,形成有保护硅层时,即便将外延成长温度降低至  $650^{\circ}C$  左右,也不会使雾度 (haze) 变差而能够使应变硅层 17 良好地进行外延成长 (参照图 1E)。

[0052] 又,尽可能以较低温的条件进行外延成长的原因,是因为越高温时从硅锗层往应变硅层的锗扩散会变为显著的缘故。

[0053] 作为要得到所期望的应变硅基板的最后工艺,较佳是将对应变硅层 17 的表面蚀刻除去规定厚度。在后述的实施例中将详细地说明,是因为在应变硅层 17 表面堆积有锗的缘故。又,除去量以从应变硅层 17 表面算起约 10 纳米左右为佳。

[0054] 若锗堆积在应变硅层的表层上,随后,应变硅的应变量会降低,又,将应变硅层的一部分作为闸极氧化膜时,绝缘耐压特性会变差。

[0055] 如此,依照本发明的应变硅基板的制造方法时,通过化学机械研磨硅锗层的表面,随后进行 SC1 洗净,并通过适当地管理在含氢环境中的热处理用以除去因该 SC1 洗净所形成的自然氧化膜、及形成保护层与应变硅外延成长时的温度和时间,不必经过复杂的工艺,也能够以高生产力制造出其贯穿位错密度、表面粗糙度及微粒程度低的应变硅基板。

[0056] 又,通过将前述应变硅基板的应变硅层表面,蚀刻除去规定厚度,能够得到具有优良特性的应变硅基板。

[0057] 又,使用本发明的应变硅基板作为接合芯片,通过芯片贴合法,例如将在表面形成有氧化膜的硅单晶基板 (基体芯片),以夹住形成有该氧化膜的面的方式来与前述应变硅层部分贴合,并通过磨削及研磨等薄膜化至应变硅层为止,则能够得到高品质的 SOI 型应变硅基板。

[0058] 以下,例示本发明的实验例来更具体地说明,但是本发明未限定于此等实验例。

[0059] 准备通过 CZ 法所制造的面方位为 {100} 的硅单晶基板 11。将该硅单晶基板 11 搬运至单片式的 CVD 装置内,并使用二氯硅烷及四氯化镓作为工艺气体,且在  $1000^{\circ}C$ 、80 托 (约 11kPa) 的条件下,如以下般地进行硅锗层的外延成长。也即,二氯硅烷的供给量为 200sccm 且是一定,并使四氯化镓的供给量是从 0 克 / 分钟增加至 0.6 克 / 分钟且锗浓度是从 0% 慢慢地增加至 21%,来成长 2 微米硅锗浓度倾斜层 12,并在其上面使二氯硅烷、四氯化镓的供给量各自为 200sccm、0.6 克 / 分钟,来成长 2 微米锗浓度为 21% 且为一定的晶格弛豫硅锗一定浓度层 13。又,晶格弛豫硅锗一定浓度层 13 的表面,存在有交叉影线等,表面粗糙度不佳 (参照图 1A)。

[0060] 以研磨损为约 100 纳米,对该硅锗一定浓度层 13 进行 CMP (参照图 1B)。研磨后的硅锗一定浓度层 13 的表面平坦性是均方根 (RMS) 粗糙度为 0.13 纳米 (测定区域为 30 微



米×30微米)。又,对该半导体基板使用微粒测定器测定硅锗一定浓度层 13 的表面全部区域的雾度,确认为良好。

[0061] 在以下记载的实验例中,是使用层积该锗浓度 21% 的硅锗一定浓度层 13,并进行过 CMP 处理的基板。

[0062] (实验例 1)

[0063] 对上述 CMP 后的半导体基板,比较芯片表面的最后洗净是采用 HF 精加工及采用 SC1 精加工的情况(参照图 2)。

[0064] 1) 对上述半导体基板,进行 76℃、 $(\text{NH}_4\text{OH} : \text{H}_2\text{O}_2 : \text{H}_2\text{O}) = 1 : 1 : 5$  的混合液(SC1)洗净+稀释氢氟酸(DHF(5%))洗净+旋转干燥后,使用微粒测定器(KLA-Tencor 公司制 SP1)以黑暗视野宽度模式,测定微粒程度(参照图 2 左图)。

[0065] 2) 对上述半导体基板,进行 76℃、 $(\text{NH}_4\text{OH} : \text{H}_2\text{O}_2 : \text{H}_2\text{O}) = 1 : 1 : 5$  的混合液(SC1)洗净+旋转干燥后,使用微粒测定器(KLA-Tencor 公司制 SP1)以黑暗视野宽度(Dark Field Wide)模式,测定微粒程度(参照图 2 左图)。

[0066] 从图 2 能够清楚明白,芯片表面的最后洗净是采用 HF 精加工时,是很容易粘附微粒。

[0067] (实验例 2)

[0068] 对芯片表面的最后洗净是采用上述实验例 1 的条件进行 SC1 洗净过的上述 CMP 后的半导体基板(图 1C),为了除去因 SC1 洗净所形成的自然氧化膜 15,研讨使用单片式 CVD 装置,并在减压条件下,以下述的温度及时间,进行  $\text{H}_2$  烘烤时的最佳条件。

[0069] 在 80 托(约 11kPa)的减压条件下,使  $\text{H}_2$  烘烤温度各自从 650℃ 上升至(900、950、1000℃)的温度,并在各自温度各自以一定时间(0、30、60 秒)处理后,使用 DCS(100sccm),在与  $\text{H}_2$  烘烤相同温度使其反应 30 秒,来形成保护硅层 16 后,观察以微粒测定器(SP1)得到的雾度图(参照图 3B、图 3C)

[0070] 但是,因为在 900℃ 的条件,即便进行  $\text{H}_2$  烘烤 60 秒,也无法除去自然氧化膜 15,所以省略了 0 及 30 秒时的图。又,在 950℃ 的条件,因为  $\text{H}_2$  烘烤处理 30 秒时几乎完全除去自然氧化膜 15,所以省略了 60 秒时的图。

[0071] 又,在图 3A 显示 SC1 洗净后( $\text{H}_2$  烘烤前)的雾度程度,作为比较对象。

[0072] 依照本实验例 2 时,得知在 900℃ 以下进行  $\text{H}_2$  烘烤处理时,需要相当的时间来除去因 SC1 洗净所形成的自然氧化膜 15。又,在 950℃、0 秒的条件时,虽然自然氧化膜会有部分残余,但是在同样的温度处理 30 秒时,能够几乎完全地除去自然氧化膜。又,在 1000℃ 时,确认在升温的途中自然氧化膜完全地被除去。因此,0 秒的处理时间(也即,只有从 650℃ 至到达 1000℃ 的升温工艺而已),便能够完全地除去自然氧化膜。因此,在 1000℃、30 及 60 秒的条件时,因为自然氧化膜业已被除去,所以是在硅锗层露出的状态继续进行热处理,因此如图 3C 所示,雾度程度是依照处理时间而变差。

[0073] 又,图 3C 上的箭头是表示自然氧化膜残留的部分。

[0074] 又,以稀释氢氟酸(DHF)洗净作为最后洗净时,利用 810℃ 的  $\text{H}_2$  烘烤,能够除去自然氧化膜。

[0075] 因此,得知为了除去自然氧化膜 15 的  $\text{H}_2$  烘烤工艺,以在 950℃ 进行 30 秒、或在 1000℃ 进行 0 秒为佳。

[0076] 以下所示的实施例及比较例是将  $H_2$  烘烤设定为  $1000^{\circ}C$ 、0 秒, 来调查有无形成保护硅层 16、及在应变硅外延成长时的温度与芯片表面的雾度程度的关系 (参照图 4)。

[0077] (实施例 1、2、比较例 1、2)

[0078] 在图 4C 中, 实施例 1、2 是在刚  $H_2$  烘烤后, 形成 5 纳米保护硅层 16 后, 降温至  $800^{\circ}C$  或  $650^{\circ}C$  的应变硅外延成长温度, 并使应变硅层 17 外延成长 70 纳米而成者。比较例 1、2 是在  $H_2$  烘烤结束后, 在含氢环境状态, 降温至  $800^{\circ}C$  或  $650^{\circ}C$  的应变硅外延成长温度后, 使应变硅层 17 外延成长 70 纳米, 且测定在各自条件下的雾度程度而成者。

[0079] 又, 图 4A 是显示  $H_2$  烘烤前的芯片表面的雾度程度 ( $0.19ppm$ ) 来作为对照。又, 图 4B 是表示上述反应的工艺条件, 是在  $650^{\circ}C$  投入 CVD 装置, 并在含氢环境中升温至  $1000^{\circ}C$  后, 立刻使二氯硅烷 (DCS) 流动 3 秒钟, 来形成保护硅层 (硅覆盖), 随后, 降温至  $800^{\circ}C$  或  $650^{\circ}C$ , 在  $800^{\circ}C$  是使用二氯硅烷 (DCS), 在  $650^{\circ}C$  是使用  $SiH_4$  来形成应变硅层。

[0080] 依照本实施例时, 在  $H_2$  烘烤后未形成保护硅层 16 而降温至  $800^{\circ}C$  以下的比较例 1、2, 任一者的情况, 都观察到雾度变差。特别是应变硅外延成长温度为  $650^{\circ}C$  的比较例 2, 与对照 (图 4A) 比较时, 雾度变差  $1.5ppm$  以上。又, 应变硅外延成长温度为  $800^{\circ}C$  的比较例 1, 其雾度为约  $1ppm$  左右。

[0081] 相对地, 在外延成长前形成有保护硅层者, 在  $800^{\circ}C$  外延 (实施例 1) 或在  $650^{\circ}C$  外延 (实施例 2), 任一者的雾度 (haze) 都维持在  $0.5ppm$  以下, 显示通过保护硅层 16 能够显著地抑制雾度变差。

[0082] (实施例 3)

[0083] 在上述实施例 1、2, 是显示保护硅层 16 的有效性, 但是未能够决定外延成长应变硅时的最佳温度条件。因上, 本实施例是测定在各应变硅外延成长温度时, 在本发明的应变硅基板内的锗在深度方向的剖面。

[0084] 本实施例 3 是与上述实施例 1、2 同样地在  $1000^{\circ}C$ 、0 秒除去硅锗表面的自然氧化膜 15 后, 形成保护硅层 16, 并降温至 ( $650^{\circ}C$ 、 $800^{\circ}C$ 、 $950^{\circ}C$ 、 $1000^{\circ}C$ ) 的各自温度, 并测定外延成长应变硅层 17 后的各试样的锗剖面 (参照图 5A)。

[0085] 上述剖面所得到的结果如下。

[0086] 在应变硅层 17 中的锗浓度具有外延成长温度越高时变为越高的倾向, 在  $800^{\circ}C$  以下时能够抑制在小于  $1 \times 10^{18}/\text{立方公分}$ 。相对地,  $950^{\circ}C$  及  $1000^{\circ}C$  的条件时, 任一者的情况, 锗浓度都是在  $10^{18}/\text{立方公分}$  以上 (参照图 5B)。又, 也确认在应变硅层 17 表面, 有锗堆积 (参照图 5A)。又, 应变硅层 17 表面的雾度程度任一者都良好而为  $0.5ppm$  以下。

[0087] 因此, 根据本实施例 3 及上述实施例 1、2 的结果, 得知应变硅外延成长是尽可能在低温成长为佳, 特别是以在  $650^{\circ}C$  实施为佳。又, 通过蚀刻除去堆积在表面的锗时, 不会使元件特性变差。从图 5A 得知只要除去 10 纳米即充分。

[0088] 从以上实验例 1、2 及实施例 1 ~ 3、比较例 1、2 所得到的结果, 得知在硅单晶基板上, 先层积晶格弛豫硅锗层, 并通过 CMP 将硅锗层表面平坦化后, 利用 SC1 洗净能够得到低微粒程度的芯片表面。接着, 通过将该 SC1 洗净时所形成的自然氧化膜, 以在含氢环境中  $950^{\circ}C$ 、30 秒的条件或  $1000^{\circ}C$ 、0 秒的条件, 进行热处理来加以除去, 并立刻以与热处理时相同温度形成保护硅层, 并降温至  $650^{\circ}C$  而在该保护硅层上形成应变硅层时, 显示能够得到其贯穿位错密度、雾度程度 (表面粗糙度) 及微粒程度低的高品质的应变硅基板。

[0089] 又,本发明未限定于上述实施形态。上述实施形态是例示性,凡是具有与本发明的权利要求所记载的技术思想实质上相同构成、且达成相同作用效果的技术,无论何者,都包含在本发明的技术范围内。

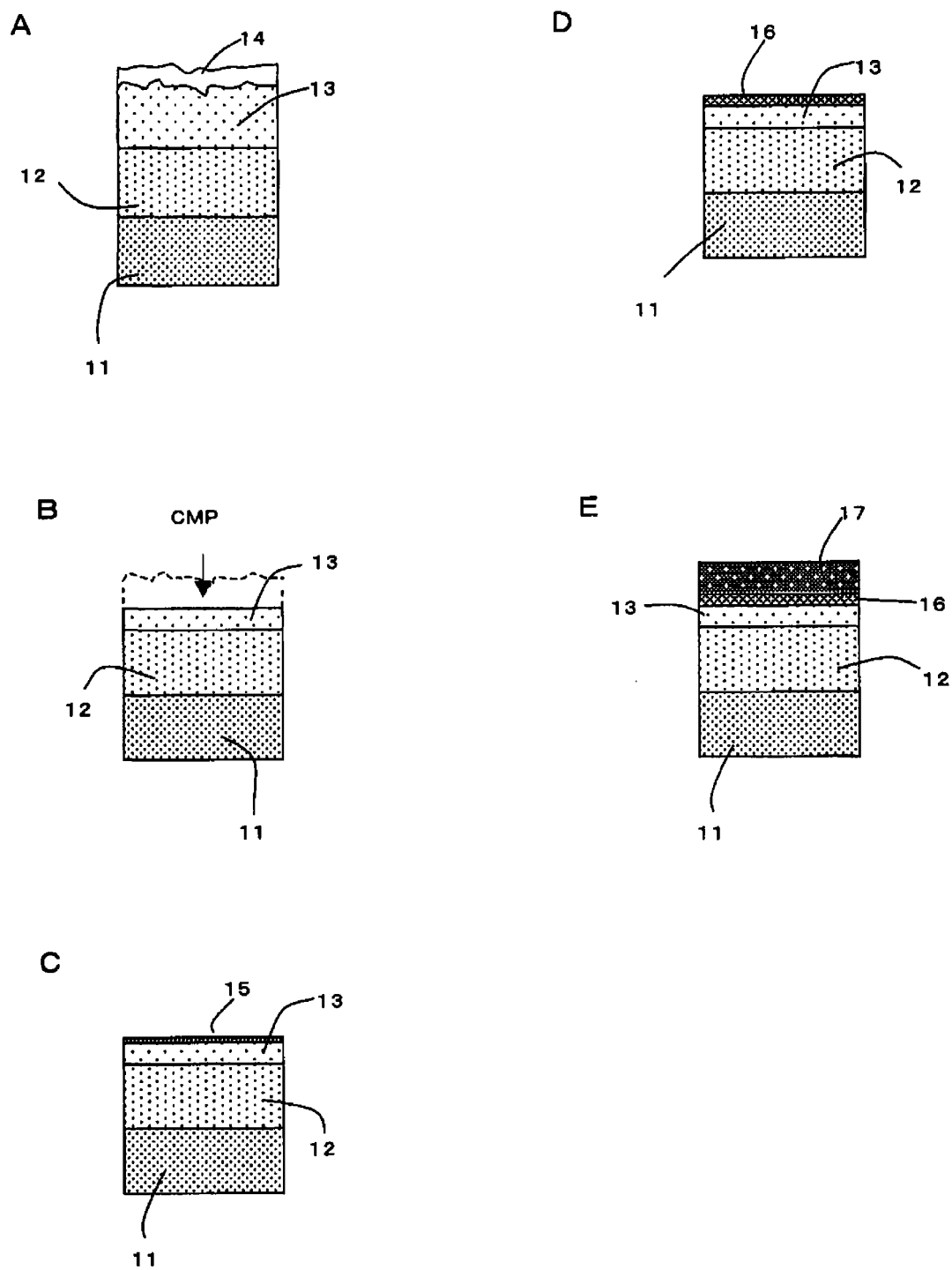
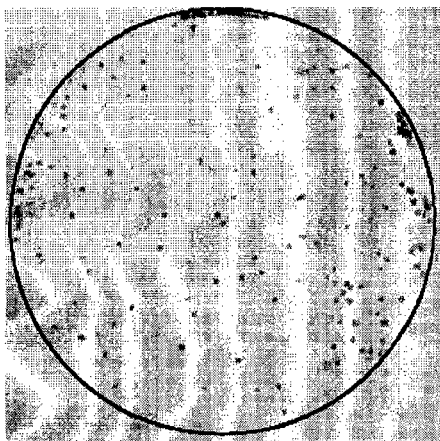


图 1

(SP1: 黑暗视野宽度)

<HF 最后洗净>



<SC1 最后洗净>

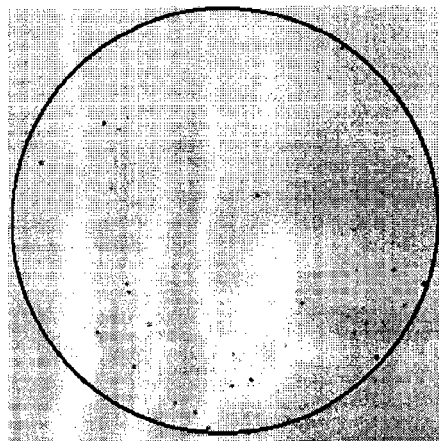


图 2

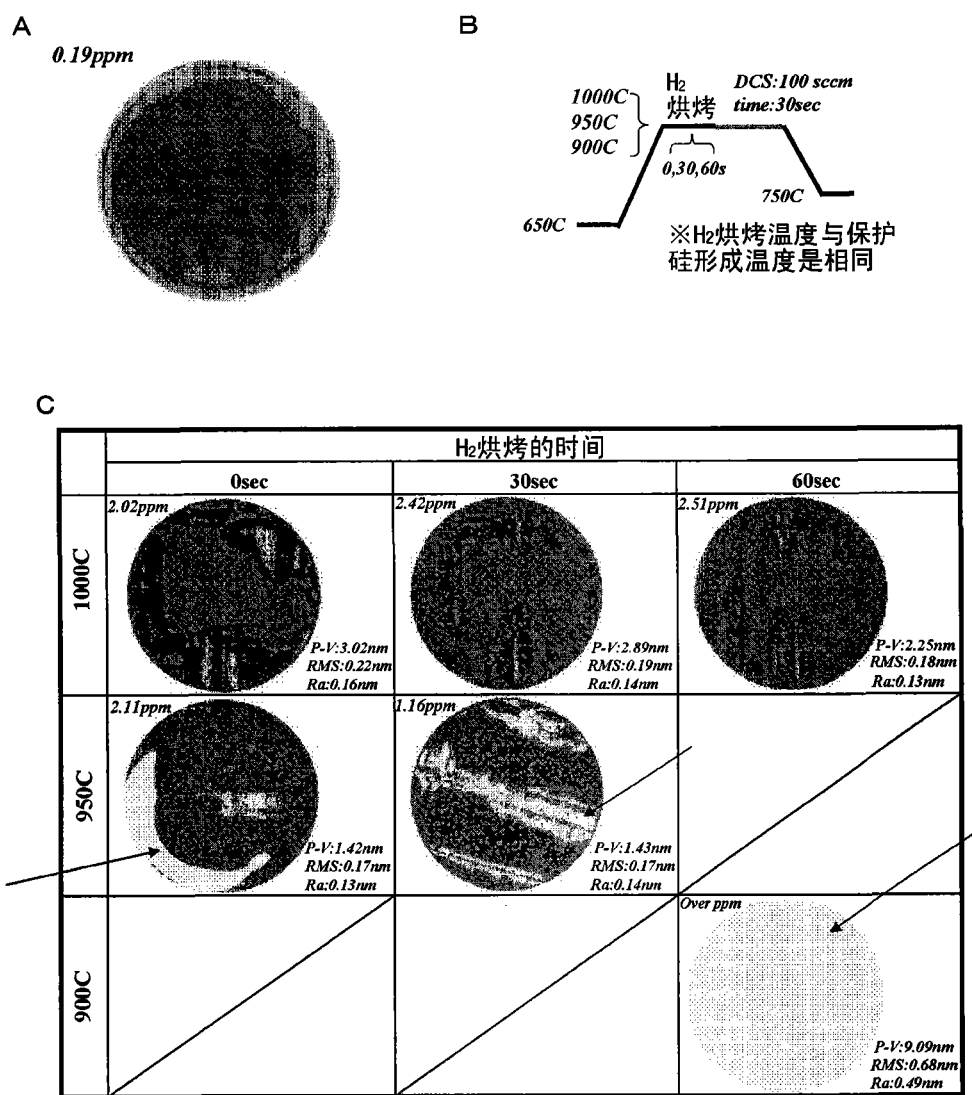


图 3

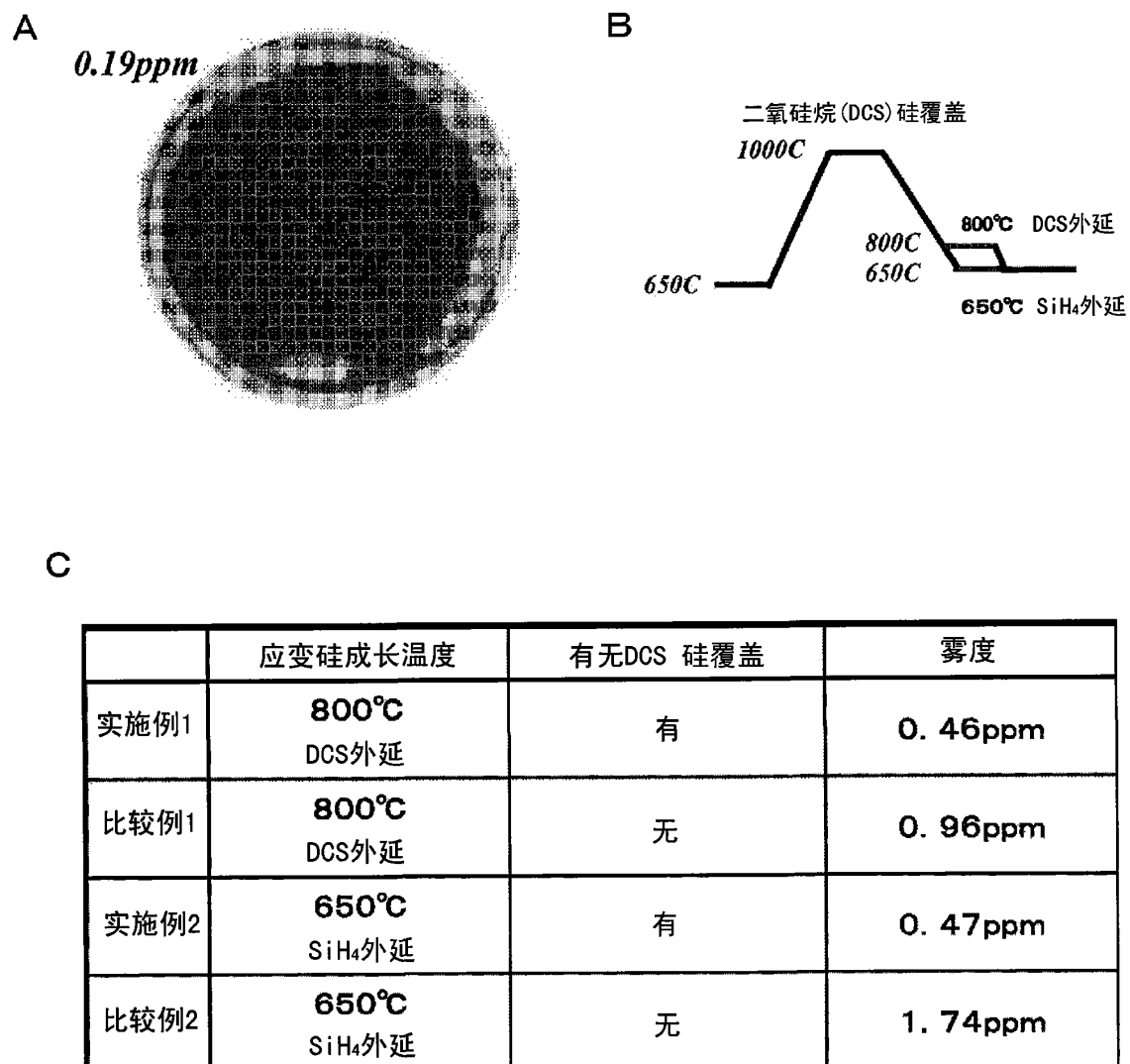
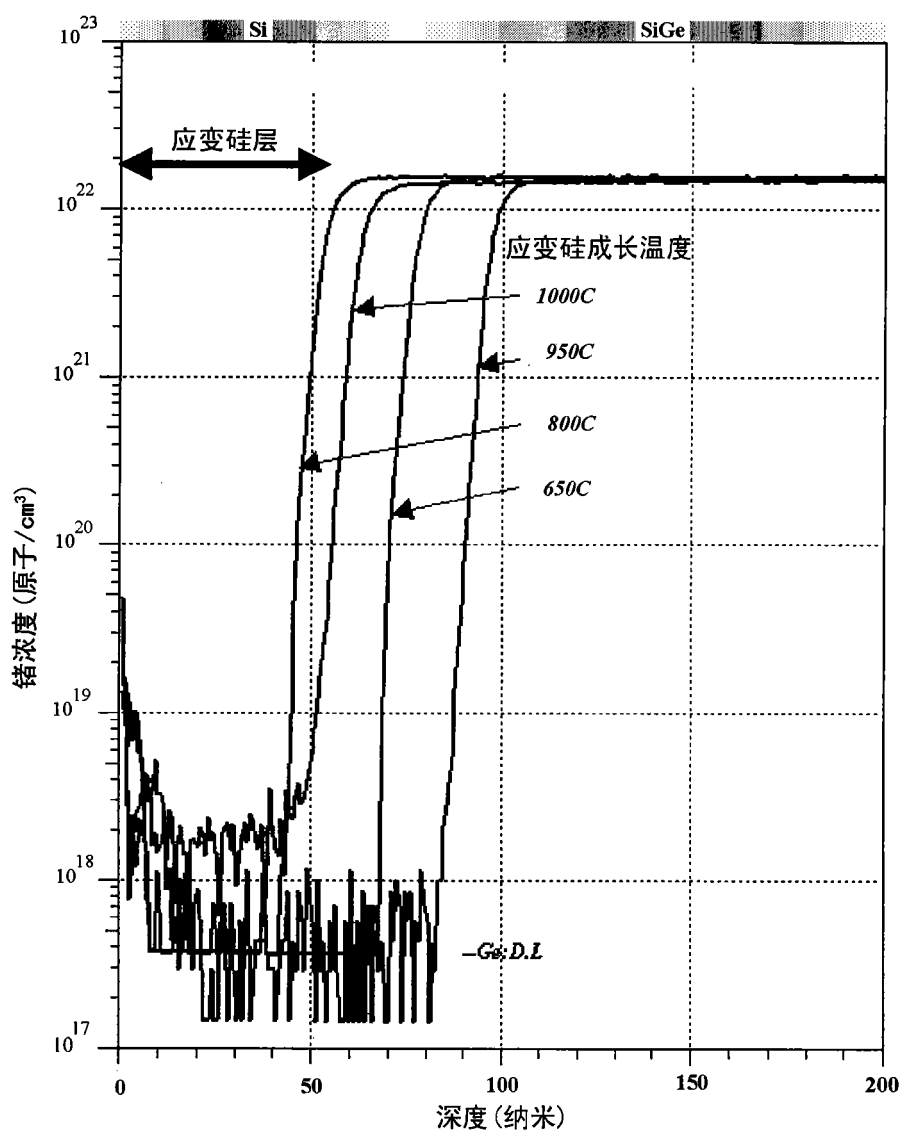


图 4

A



B

应变硅成长温度	锗浓度 (尖峰)
1000°C	$3.4 \times 10^{18}/\text{cm}^3$
950°C	$1.1 \times 10^{18}/\text{cm}^3$
800°C	$7.4 \times 10^{17}/\text{cm}^3$
650°C	$3.6 \times 10^{17}/\text{cm}^3$

图 5