



(12) 发明专利申请

(10) 申请公布号 CN 102456308 A

(43) 申请公布日 2012. 05. 16

(21) 申请号 201010530628. 4

(22) 申请日 2010. 11. 03

(71) 申请人 深圳信息职业技术学院

地址 518029 广东省深圳市泥岗西路 1068 号

(72) 发明人 贺敬凯 王瑞春

(74) 专利代理机构 深圳中一专利商标事务所
44237

代理人 张全文

(51) Int. Cl.

G09G 3/14 (2006. 01)

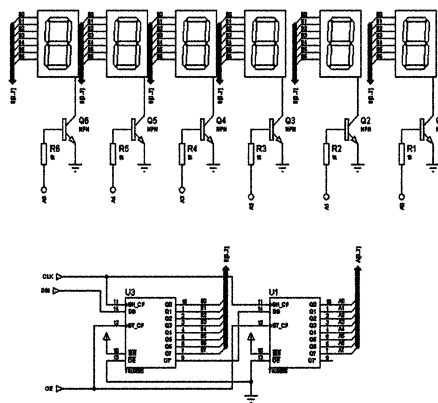
权利要求书 2 页 说明书 4 页 附图 3 页

(54) 发明名称

一种光电设备的驱动电路及其驱动控制方法

(57) 摘要

本发明适用于电子技术领域,提供了一种光电设备的驱动电路及其驱动控制方法,所述驱动电路包括:第一串并转换芯片,所述第一串并转换芯片通过三线总线与单片机连接,将单片机输出的串行数据转换为并行数据,输出到光电设备的段控制端;以及第二串并转换芯片,所述第二串并转换芯片将第一串并转换芯片溢出的串行数据,转换为并行数据输出到光电设备的位选通端,控制光电设备显示段数据。本发明于单片机与数码管之间连接多个串并转换芯片,通过串并转换芯片完成对数据串入并出的转换,实现了仅用三端总线控制驱动光电设备,降低了单片机 I/O 端口的占用率,使单片机有限的 I/O 端口可以完成更多的控制任务,并且简化了电路,提高了电路的可靠性。



1. 一种光电设备的驱动电路,其特征在于,所述驱动电路包括:

第一串并转换芯片,所述第一串并转换芯片通过时钟线、数据线和控制线与单片机连接,将所述单片机输出的串行数据 DIN,在时钟信号 CLK 有效时转换为并行数据,并在所述控制线接收到控制信号 OE 时,并行输出到光电设备的段控制端;以及

第二串并转换芯片,所述第二串并转换芯片通过时钟线和控制线与所述单片机连接,并通过数据线与所述第一串并转换芯片的溢出端连接,将所述第一串并转换芯片溢出的串行数据 DIN,在时钟信号 CLK 有效时转换为并行数据,并于所述控制线接收到控制信号 OE 时,并行输出到光电设备的位选通端,控制光电设备显示段数据。

2. 如权利要求 1 所述的驱动电路,其特征在于,所述驱动电路还包括:

第三串并转换芯片,所述第三串并转换芯片通过时钟线和控制线与所述单片机连接,所述第三串并转换芯片的数据线与所述第二串并转换芯片的溢出端连接,将所述第二串并转换芯片溢出的串行数据,在时钟信号有效时转换为并行数据,并在所述控制线接收到控制信号时,并行输出到光电设备的位选通端,控制光电设备显示段数据。

3. 如权利要求 1 所述的驱动电路,其特征在于,所述第一串并转换芯片和第二串并转换芯片均为具有锁存功能的 8 位移位寄存器。

4. 如权利要求 1 所述的驱动电路,其特征在于,所述第一串并转换芯片和第二串并转换芯片均为 74LS595 芯片或者 74HC595 芯片。

5. 如权利要求 2 所述的驱动电路,其特征在于,所述第三串并转换芯片为具有锁存功能的 8 位移位寄存器。

6. 一种光电设备的驱动控制器,其特征在于,所述光电设备的驱动控制器包括单片机和如权利要求 1 至 5 任一项所述的光电设备的驱动电路。

7. 一种光电设备的驱动控制方法,所述光电设备包括多个光电单元,其特征在于,所述方法包括依次驱动控制所述光电设备的多个光电单元的步骤,驱动控制所述光电设备的一个光电单元的步骤具体如下:

单片机发送串行数据给第一串并转换芯片;

第一串并转换芯片将溢出的串行数据发送给第二串并转换芯片;

单片机发送时钟信号和控制信号给第一串并转换芯片和第二串并转换芯片;

第一串并转换芯片和第二串并转换芯片在接收到有效时钟信号时,将串行数据转换为并行数据;

第一串并转换芯片在接收到有效控制信号时,将并行数据发送给光电设备的一个光电单元的段控制端;

第二串并转换芯片在接收到有效控制信号时,将并行数据发送给光电设备的一个光电单元的位选通端。

8. 如权利要求 7 所述的方法,其特征在于,所述第一串并转换芯片将溢出的串行数据发送给第二串并转换芯片的步骤之后还包括下述步骤:将第二串并转换芯片溢出的串行数据发送给第三串并转换芯片;

所述单片机发送时钟信号和控制信号给第一串并转换芯片和第二串并转换芯片的步骤之后还包括下述步骤:单片机发送时钟信号和控制信号给第三串并转换芯片;第三串并转换芯片在接收到有效时钟信号时,将串行数据转换为并行数据;

所述第二串并转换芯片在接收到有效控制信号时,将并行数据发送给光电设备的一个光电单元的位选通端的步骤之后还包括下述步骤:第三串并转换芯片在接收到有效控制信号时,将并行数据发送给光电设备的位选通端。

9. 如权利要求 7 所述的方法,其特征在于,所述第一串并转换芯片和第二串并转换芯片均为具有锁存功能的 8 位移位寄存器。

10. 如权利要求 8 所述的方法,其特征在于,所述第三串并转换芯片为具有锁存功能的 8 位移位寄存器。

一种光电设备的驱动电路及其驱动控制方法

技术领域

[0001] 本发明属于电子技术领域,尤其涉及一种光电设备的驱动电路及其驱动控制方法。

背景技术

[0002] 目前,根据 LED 灯、数码管等光电设备的连接方式的不同,将光电设备驱动方式分为静态驱动和动态驱动两种,所谓静态驱动是指每个光电设备的每一个段码都由一个单片机的 I/O 端口进行驱动,此种方式占用单片机 I/O 端口非常多,硬件电路实现复杂,因此目前多用动态驱动方式驱动 LED 灯、数码管等光电设备,所谓动态驱动方式是指将所有光电设备的段选同名端连在一起,并为每个光电设备的公共极 COM 增加位选通控制电路,位选通由各自独立的 I/O 线控制,当单片机输出段信号时,所有光电设备都接收到相同的段信号,但只有单片机控制位选通端 COM 打开的光电设备会显示。再通过分时轮流控制各个数码管的 COM 端,就使各个数码管轮流受控显示,每位数码管的点亮时间为 1~2ms,由于人的视觉暂留现象及发光二极管的余辉效应,人们看到的依然是一组稳定的显示数据,而且功耗更低。

[0003] 图 1 示出了现有光电设备的动态驱动电路,其中由单片机通过八位数据总线 P2.0 至 P2.7 分别连接六个数码管八个显示笔划的同名段控制端 A 至 DP,并且通过六位数据总线 P3.0 至 P3.5 分别连接六个数码管的位选通端 1 至 6。当单片机的数据总线输出段信号时,所有数码管都接收到相同的段信号,但只有单片机控制位选通端 COM 打开的数码管会显示字形。

[0004] 虽然该动态驱动方式相对静态驱动方式占用较少的单片机 I/O 端口,但是当驱动较多的光电设备时,依然无法减少对单片机 I/O 端口的占用,使单片机有限的 I/O 端口无法完成更多的控制任务。

发明内容

[0005] 本发明的目的在于提供一种光电设备的驱动电路,旨在解决降低对单片机 I/O 端口的占用率,简化电路,提高电路的可靠性。

[0006] 本发明是这样实现的,一种光电设备的驱动电路,所述驱动电路包括:

[0007] 第一串并转换芯片,所述第一串并转换芯片通过时钟线、数据线和控制线与单片机连接,将所述单片机输出的串行数据 DIN,在时钟信号 CLK 有效时转换为并行数据,并在所述控制线接收到控制信号 OE 时,并行输出到光电设备的段控制端;以及

[0008] 第二串并转换芯片,所述第二串并转换芯片通过时钟线和控制线与所述单片机连接,并通过数据线与所述第一串并转换芯片的溢出端连接,将所述第一串并转换芯片溢出的串行数据 DIN,在时钟信号 CLK 有效时转换为并行数据,并于所述控制线接收到控制信号 OE 时,并行输出到光电设备的位选通端,控制光电设备显示段数据。

[0009] 本发明的另一目的在于提供一种光电设备的驱动控制器,所述光电设备的驱动控

制器包括单片机和所述的光电设备的驱动电路。

[0010] 本发明的另一目的在于提供一种光电设备的驱动控制方法,所述光电设备包括多个光电单元,所述方法包括依次驱动控制所述光电设备的多个光电单元的步骤,驱动控制所述光电设备的一个光电单元的步骤具体如下:

[0011] 单片机发送串行数据给第一串并转换芯片;

[0012] 第一串并转换芯片将溢出的串行数据发送给第二串并转换芯片;

[0013] 单片机发送时钟信号和控制信号给第一串并转换芯片及第二串并转换芯片;

[0014] 第一串并转换芯片和第二串并转换芯片在接收到有效时钟信号时,将串行数据转换为并行数据;

[0015] 第一串并转换芯片在接收到有效控制信号时,将并行数据发送给光电设备的一个光电单元的段控制端;

[0016] 第二串并转换芯片在接收到有效控制信号时,将并行数据发送给光电设备的一个光电单元的位选通端。

[0017] 本发明在单片机与数码管之间增加两个串并转换芯片,其中第一串并转换芯片将单片机发出的串行数据转换为并行数据作为数码管的段数据,第二串并转换芯片用来控制数码管的位选通端,显示其段数据。本发明利用两个串并转换芯片将单片机输出的串行数据转换为并行数据,仅利用三端总线实现了光电设备的驱动,降低了单片机 I/O 端口的占用率,使单片机有限的 I/O 端口可以完成更多的控制任务,并且简化了电路,提高了电路的可靠性。

附图说明

[0018] 图 1 是现有技术提供的数码管的驱动电路图;

[0019] 图 2 是本发明第一实施例提供的六个数码管的驱动电路图;

[0020] 图 3 是本发明第二实施例提供的十二个数码管的驱动电路图;

[0021] 图 4 是本发明第三实施例提供的数码管的驱动控制方法流程图。

具体实施方式

[0022] 为了使本发明的目的、技术方案及优点更加清楚明白,以下结合附图及实施例,对本发明进行进一步详细说明。应当理解,此处所描述的具体实施例仅仅用以解释本发明,并不用于限定本发明。

[0023] 本发明于单片机与数码管之间连接多个串并转换芯片,通过串并转换芯片完成对数据串入并出的转换,实现了仅用三端总线控制驱动光电设备。

[0024] 图 2 为本发明第一实施例提供的六个数码管的驱动电路图,为了便于说明,仅示出了与本发明相关的部分。

[0025] 在本实施例中,光电设备的驱动电路包括:第一串并转换芯片(即 U1),所述 U1 可以采用带锁存功能的 8 位移位寄存器 74LS595 或者 74HC595, U1 的移位寄存器时钟输入端 SH_CP 通过时钟线与单片机连接,输入时钟信号 CLK, U1 的存储寄存器时钟输入端 ST_CP 通过控制线与单片机连接,输入控制信号 OE, U1 的串行数据输入端 DS 通过数据线与单片机连接,将单片机输出的串行数据 DIN,在时钟脉冲信号上升沿时转换为并行数据,并在控制信

号 OE 输入时,由 U1 的八位并行输出端 Q0 至 Q7 分别输出至六个数码管的八位段控制端 B0 至 B7 ;以及

[0026] 第二串并转换芯片 (即 U2),所述 U2 也可以采用带锁存功能的 8 位移位寄存器 74LS595 或者 74HC595,U2 的移位寄存器时钟输入端 SH_CP 通过时钟线与单片机连接,输入时钟信号 CLK,U2 的存储寄存器时钟输入端 ST_CP 通过控制线与单片机连接,输入控制信号 OE,U2 的串行数据输入端 DS 通过数据线与 U1 的溢出端 Q7' 连接,将 U1 溢出的串行数据,在时钟脉冲信号 CLK 上升沿有效时转换为并行数据,并在收到控制信号 OE 时,由 U2 的六位并行输出端 Q0 至 Q5 输出到六个数码管的位选通端 A0 至 A5,控制数码管显示字形。

[0027] 在本发明实施例中,单片机通过三端总线控制第一串并转换芯片和第二串并转换芯片将串行数据转化为并行数据,控制驱动数码管显示,并由第二串并转换芯片通过分时轮流控制各个数码管的 COM 端,实现对数码管的动态驱动。

[0028] 作为本发明的一个实施例,还可以通过增加第三串并转换芯片 (即 U3) 来扩展驱动数码管等光电设备的数量。

[0029] 图 3 为本发明第二实施例提供的十二个数码管的驱动电路图,以下结合具体实施例对本发明的实现进行详细说明。

[0030] 在本发明实施例中,采用三个串并转换芯片驱动十二个数码管,其中 U1 的连接方式不再赘述,U2 的八位并行输出端 Q0 至 Q7 输出到八个数码管的位选通端 A0 至 A7,U3 的移位寄存器时钟输入端 SH_CP 通过时钟线与单片机连接,输入时钟信号 CLK,U3 的存储寄存器时钟输入端 ST_CP 通过控制线与单片机连接,输入控制信号 OE,U3 的串行数据输入端 DS 通过数据线与 U2 的溢出端 Q7' 连接,将 U2 溢出的串行数据,在时钟脉冲信号 CLK 上升沿有效时转换为并行数据,并在收到控制信号 OE 时,作为扩展的位选通端,由 U3 的并行输出端 H0 至 H3 输出到数码管的位选通端 A8 至 A11,由 U1 和 U2 控制选择数码管显示字形。

[0031] 作为本发明一优选实施例,U3 也可以采用带锁存功能的 8 位移位寄存器 74LS595 或者 74HC595,还可以增加若干第三串并转换芯片,进而扩展驱动光电设备的数量,每增加一个第三串并转换芯片,可增加驱动八个数码管。

[0032] 图 4 示出了本发明第三实施例提供的数码管的驱动控制方法的实现流程,该方法包括依次驱动控制所述光电设备的多个光电单元的步骤,驱动控制所述光电设备的一个光电单元的步骤具体如下:

[0033] 在步骤 S401 中,单片机发送串行数据给第一串并转换芯片;

[0034] 在步骤 S402 中,第一串并转换芯片将溢出的串行数据发送给第二串并转换芯片;

[0035] 在步骤 S403 中,单片机发送时钟信号和控制信号给第一串并转换芯片和第二串并转换芯片;

[0036] 在步骤 S404 中,第一串并转换芯片和第二串并转换芯片在接收到有效时钟信号时,将串行数据转换为并行数据;

[0037] 在步骤 S405 中,第一串并转换芯片在接收到有效控制信号时,将并行数据发送给光电设备的一个光电单元的段控制端;

[0038] 在步骤 S406 中,第二串并转换芯片在接收到有效控制信号时,将并行数据发送给光电设备的一个光电单元的位选通端。

[0039] 作为本发明一优选实施例,该方法在步骤 S402 后还包括下述步骤:将第二串并转

换芯片溢出的串行数据发送给第三串并转换芯片；

[0040] 在步骤 S403 后还包括下述步骤：单片机发送时钟信号和控制信号给第三串并转换芯片；第三串并转换芯片在接收到有效时钟信号时，将串行数据转换为并行数据；

[0041] 在步骤 S406 后还包括下述步骤：第三串并转换芯片在接收到有效控制信号时，将并行数据发送给光电设备的位选通端。

[0042] 作为本发明的一个优选实施例，第一串并转换芯片、第二串并转换芯片及第三串并转换芯片均可以采用 8 位移位寄存器 74LS595 或者 74HC595。

[0043] 本发明利用串并转换芯片将单片机输出的串行数据转换为并行数据，仅利用三端总线实现了光电设备的驱动，降低了单片机 I/O 端口的占用率，简化了电路，提高了电路的可靠性。

[0044] 以上所述仅为本发明的较佳实施例而已，并不用以限制本发明，凡在本发明的精神和原则之内所作的任何修改、等同替换和改进等，均应包含在本发明的保护范围之内。

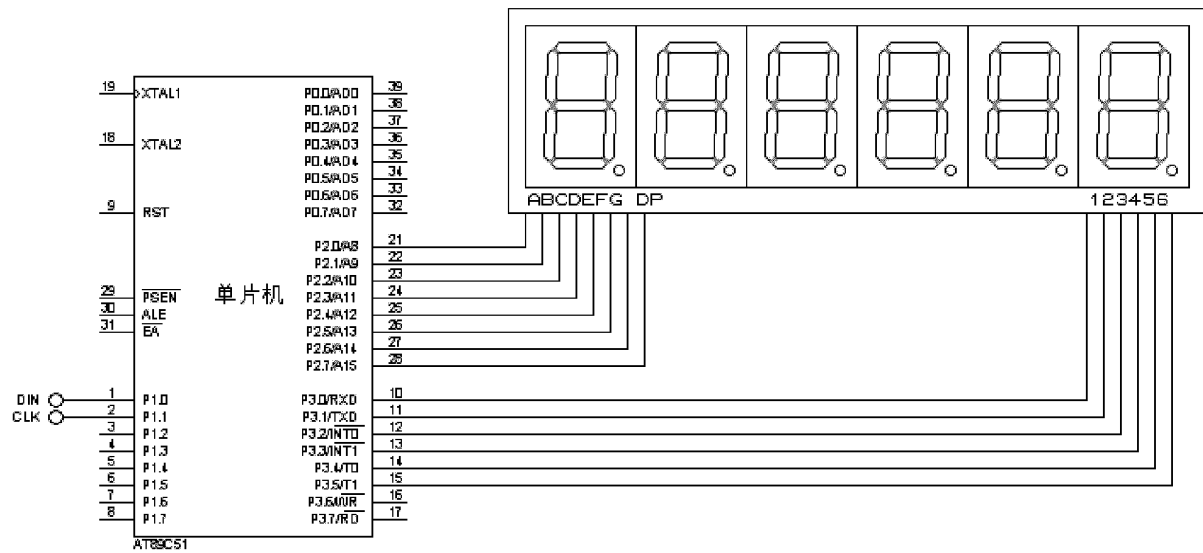


图 1

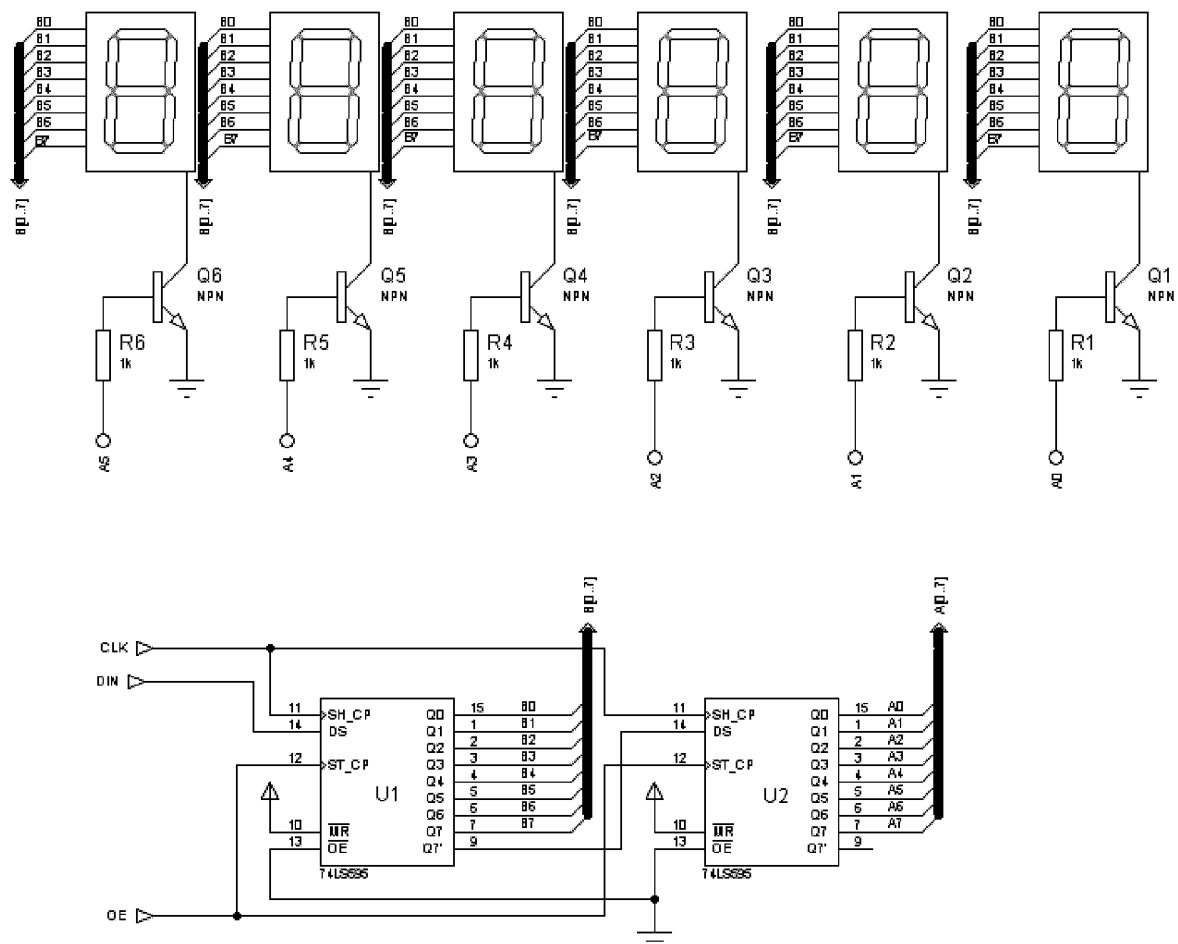


图 2

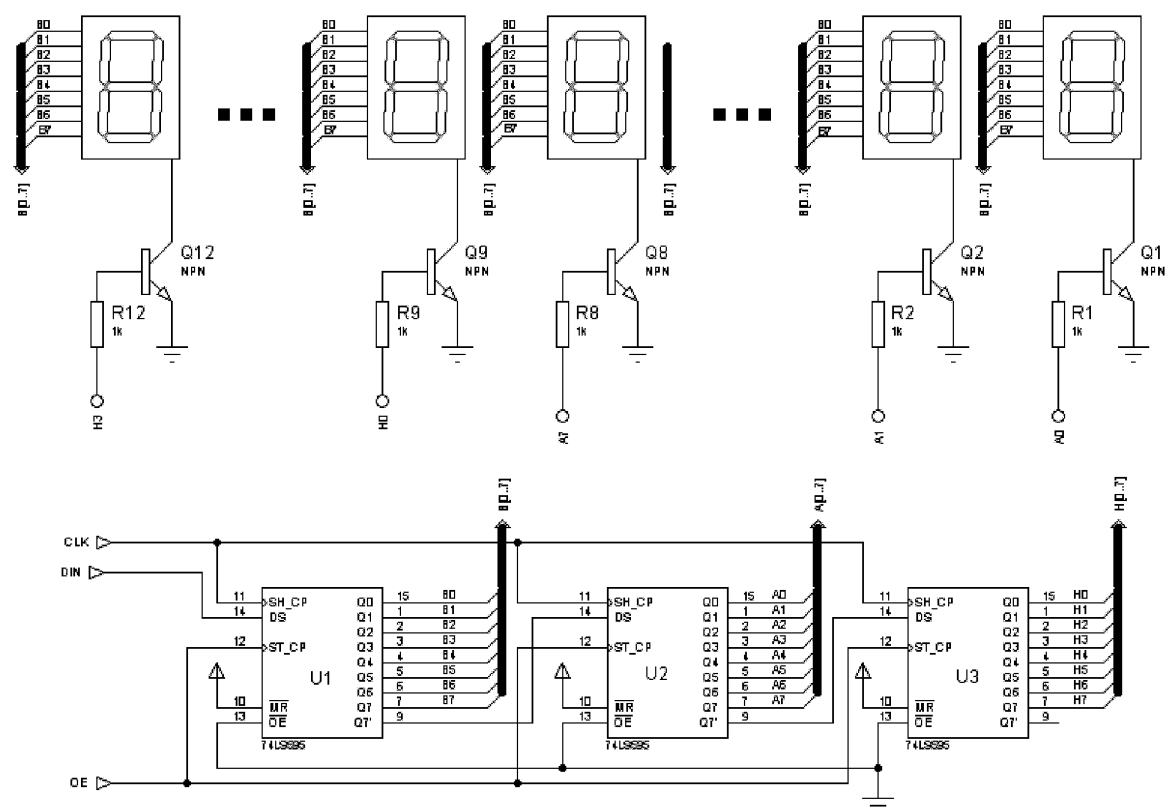


图 3

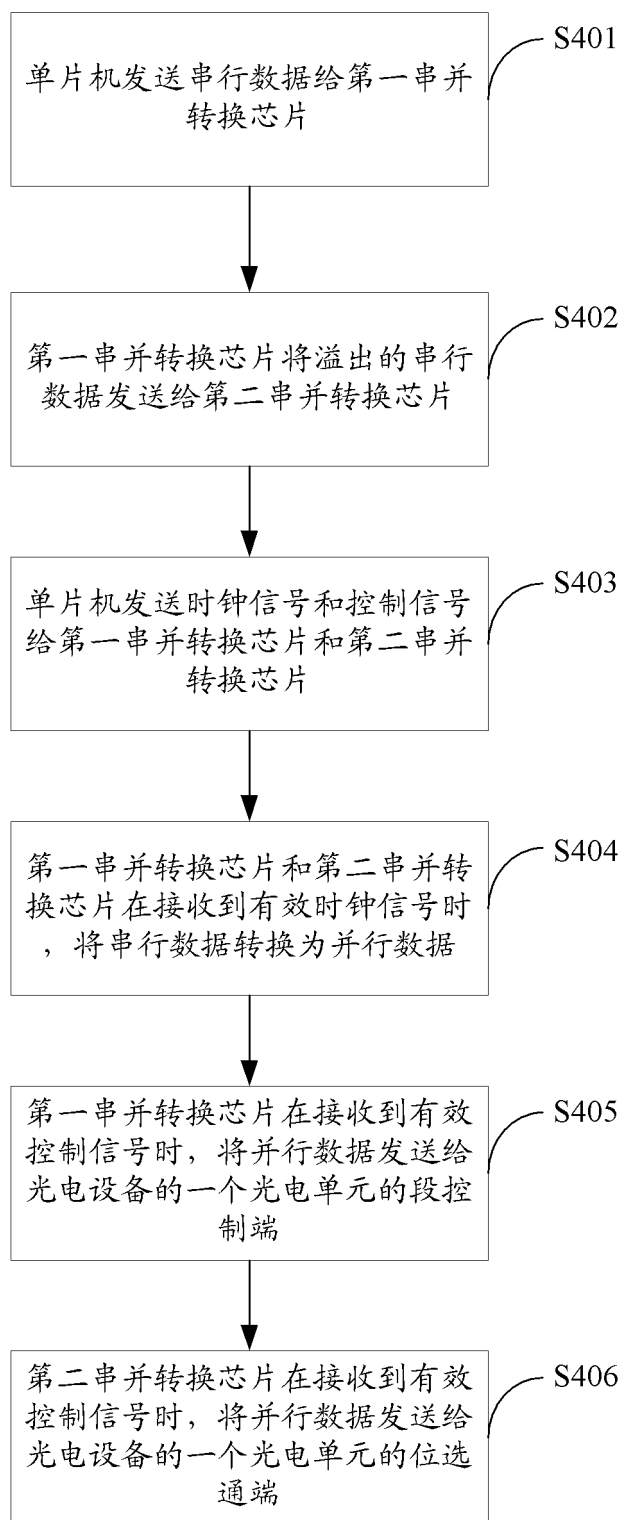


图 4