



(12) 发明专利申请

(10) 申请公布号 CN 103311205 A

(43) 申请公布日 2013. 09. 18

(21) 申请号 201310181835. 7

(22) 申请日 2013. 05. 16

(71) 申请人 华天科技(西安)有限公司

地址 710018 陕西省西安市经济技术开发区
凤城五路 105 号

(72) 发明人 王虎 朱文辉 谌世广 钟环清
刘卫东

(51) Int. Cl.

H01L 23/488 (2006. 01)

H01L 21/50 (2006. 01)

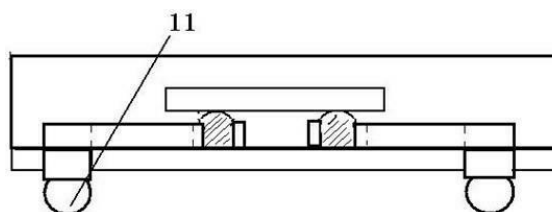
权利要求书1页 说明书3页 附图3页

(54) 发明名称

一种防止芯片凸点短路的封装件及其制造工艺

(57) 摘要

本发明公开了一种防止芯片凸点短路的封装件及其制造工艺,所述封装件主要包括铜线路、环状铜柱,铜柱、铜板、芯片凸点、芯片、溶化后的芯片凸点、塑封体、背面蚀刻后余留铜柱、绿油层、锡球。所述铜板上有铜线路、环状铜柱和铜柱,所述环状铜柱内粘接有溶化后的芯片凸点,芯片凸点上有芯片,铜板背面蚀刻后为余留铜柱,铜板背面有绿油层,锡球在背面蚀刻后余留铜柱上。所述的塑封体包围了铜板的上表面、铜线路、环状铜柱、铜柱、芯片,形成了电路整体。芯片及其上的芯片凸点、环状铜柱、以及背面蚀刻后余留铜柱构成了电源和信号通道。所述工艺流程如下:晶圆减薄→晶圆划片→倒装上芯→回流清洗→塑封→蚀刻分离引脚→绿漆填充→钢网印刷植球→打印→切割→包装→发货。本发明中两个芯片凸点之间可避免短路,提高产品可靠性。



1. 一种防止芯片凸点短路的封装件,其特征在于:所述封装件主要包括铜线路(1)、环状铜柱(2),铜柱(3)、铜板(4)、芯片凸点(5)、芯片(6)、溶化后的芯片凸点(7)、塑封体(8)、背面蚀刻后余留铜柱(9)、绿油层(10)、锡球(11);所述铜板(4)上有铜线路(1)、环状铜柱(2)和铜柱(3),所述环状铜柱(2)内粘接有溶化后的芯片凸点(7),芯片凸点(7)上有芯片(6),铜板(4)背面蚀刻后为余留铜柱(9),铜板(4)背面有绿油层(10),锡球(11)在背面蚀刻后余留铜柱(9)上;所述的塑封体(8)包围了铜板(4)的上表面、铜线路(1)、环状铜柱(2)、铜柱(3)、芯片(6),形成了电路整体;芯片(6)及其上的芯片凸点(5)、环状铜柱(2)、以及背面蚀刻后余留铜柱(9)构成了电源和信号通道。

2. 一种防止芯片凸点短路的封装件的制作工艺,其特征在于:按照以下步骤进行:

(1)、晶圆减薄:晶圆减薄先粗磨后精磨,从原始晶圆片厚度减薄到最终厚度,精磨速度:10 μ m/s-20 μ m/s,采用防止碎片工艺;

(2)、晶圆划片:150 μ m以上晶圆同普通划片工艺,但厚度在150 μ m以下晶圆,使用双刀划片机及其工艺;

(3)、倒装上芯,回流和清洗:把芯片(6)倒装在铜板(4)上,芯片凸点(5)与对应的环状铜柱(2)内的铜面结合,在回流焊的作用下形成有效焊接结;

(4)、塑封和后固化:将倒装上芯好的芯片(6)进行塑封,并进行后固化;塑封后由于材料热膨胀系数之间的差异,导致框架与塑封体因应力作用有少许翘曲,解决办法是框架被塑封后,用大约1公斤的盖板先将其压住,然后送往烘箱,用175 $^{\circ}$ C/240min的参数对产品进行后固化,使材料应力得到释放,将框架翘曲降到最低,同时也减小材料之间的分层;

(5)、引脚分离、框架腐蚀:将铜板(4)背面通过化学药水进行腐蚀;

(6)、填充绿漆、保护背面电路:将铜板(4)背面通过丝网印刷进行绿油覆盖,形成绿油层(10);

(7)、植球:在背面蚀刻后余留铜柱(9)上钢网印刷0.12mm厚度的锡膏,然后在255 $^{\circ}$ C的温度下回流,形成直径0.25mm,高度0.20mm的锡球(11)。

一种防止芯片凸点短路的封装件及其制造工艺

技术领域

[0001] 本发明涉及电子信息自动化元器件制造技术领域,具体是一种防止芯片凸点短路的封装件及其制造工艺。

背景技术

[0002] Flip Chip 既是一种芯片互连技术,又是一种理想的芯片粘接技术。早在 30 年前 IBM 公司已研发使用了这项技术。但直到近几年来,Flip-Chip 已成为高端器件及高密度封装领域中经常采用的封装形式。今天,Flip-Chip 封装技术的应用范围日益广泛,封装形式更趋多样化,对 Flip-Chip 封装技术的要求也随之提高。同时,Flip-Chip 也向制造者提出了一系列新的严峻挑战,为这项复杂的技术提供封装,组装及测试的可靠支持。以往的一级封装技术都是将芯片的有源区面朝上,背对基板和贴后键合,如引线键合和载带自动键合(TAB)。FC 则将芯片有源区面对基板,通过芯片上呈阵列排列的焊料凸点实现芯片与衬底的互连。硅片直接以倒扣方式安装到 PCB 从硅片向四周引出 I/O,互联的长度大大缩短,减小了 RC 延迟,有效地提高了电性能。显然,这种芯片互连方式能提供更高的 I/O 密度。倒装占有面积几乎与芯片大小一致。在所有表面安装技术中,倒装芯片可以达到最小、最薄的封装。但是由于以往传统封装的局限性芯片凸点在回流过程中熔化塌陷,两个芯片凸点之间因锡连接造成短路,芯片与框架之间的高度因塌陷也会降低,塑封料在填充过程中不充分容易造成空洞,影响产品可靠性。

发明内容

[0003] 为了克服上述现有技术存在的问题,本发明提供了一种防止芯片凸点短路的封装件及其制造工艺,其将传统芯片凸点的焊盘改为环状铜柱焊盘,这样在凸点熔化时,锡将留在环状铜柱内,或充满环状铜柱以缓解凸点在回流过程中的塌陷溢出,避免短路。

[0004] 一种防止芯片凸点短路的封装件主要包括铜线路、环状铜柱、铜柱、铜板、芯片凸点、芯片、溶化后的芯片凸点、塑封体、背面蚀刻后余留铜柱、绿油层、锡球。所述铜板上有铜线路、环状铜柱和铜柱,所述环状铜柱内粘接有溶化后的芯片凸点,芯片凸点上有芯片,铜板背面蚀刻后为余留铜柱,铜板背面有绿油层,锡球在背面蚀刻后余留铜柱上。所述的塑封体包围了铜板的上表面、铜线路、环状铜柱、铜柱、芯片,形成了电路整体。芯片及其上的芯片凸点、环状铜柱、以及背面蚀刻后余留铜柱构成了电源和信号通道。

[0005]

一种防止芯片凸点短路的封装件的工艺流程如下:

晶圆减薄 → 晶圆划片 → 倒装上芯 → 回流清洗 → 塑封 → 蚀刻分离
引脚 → 绿漆填充 → 钢网印刷植球 → 打印 → 切割 → 包装 → 发货。

[0006] 本发明所要解决的技术问题是在传统工艺技术的基础上开发出一种防止芯片凸点短路的 FCQFN 框架设计及其制造方法。该方法是在多排 FCQFN 封装技术的基础上,自行摸索试验攻关,突破其技术难点,该封装技术实现焊点阵列布置,大大增加 I/O 数。它结合

倒装工艺与蚀刻工艺的优势,利用铜引线框架作为承载芯片和连接信号通路的主要材料,使连接效率更高,缩短了电流和信号传输距离,提高了电性能和产品可靠性。此外,这种方法具有小型化、高可靠性、低成本等众多优势,可满足高密度、高性能、多功能及高 I/O 数封装的要求。

附图说明

[0007] 图 1 框架单元设计图样图;

图 2 以图 1 红线为横截面的剖面图;

图 3 倒装上芯后剖面图;

图 4 回流焊后剖面图;

图 5 塑封后剖面图;

图 6 背面蚀刻后剖面图;

图 7 绿油印刷后剖面图;

图 8 锡膏印刷回流焊后剖面图。

[0008] 图中,1 为铜线路,2 为环状铜柱,3 为铜柱,4 为铜板,5 为芯片凸点,6 为芯片,7 为溶化后芯片凸点,8 为塑封体,9 为背面蚀刻后余留铜柱,10 为绿油层,11 为锡球。

[0009]

具体实施方式

[0010] 下面结合附图对本发明做进一步详细叙述。

[0011] 如图 8 所示,一种防止芯片凸点短路的封装件主要包括铜线路 1、环状铜柱 2,铜柱 3、铜板 4、芯片凸点 5、芯片 6、溶化后的芯片凸点 7、塑封体 8、背面蚀刻后余留铜柱 9、绿油层 10、锡球 11。所述铜板 4 上有铜线路 1、环状铜柱 2 和铜柱 3,所述环状铜柱 2 内粘接有溶化后的芯片凸点 7,芯片凸点 7 上有芯片 6,铜板 4 背面蚀刻后为余留铜柱 9,铜板 4 背面有绿油层 10,锡球 11 在背面蚀刻后余留铜柱 9 上。所述的塑封体 8 包围了铜板 4 的上表面、铜线路 1、环状铜柱 2、铜柱 3、芯片 6,形成了电路整体。芯片 6 及其上的芯片凸点 5、环状铜柱 2、以及背面蚀刻后余留铜柱 9 构成了电源和信号通道。

[0012] 本发明重点在于框架结构设计 with 倒装工艺的结合,实现封装后完成引脚分离。

[0013] 一种防止芯片凸点短路的封装件的工艺流程如下:

晶圆减薄→晶圆划片→倒装上芯→回流清洗→塑封→蚀刻分离
引脚→绿漆填充→钢网印刷植球→打印→切割→包装→发货。

[0014] 如图所示,一种防止芯片凸点短路的封装件的制作工艺,按照以下步骤进行:

1、晶圆减薄:晶圆减薄先粗磨后精磨,从原始晶圆片厚度减薄到最终厚度,精磨速度:10 $\mu\text{m/s}$ -20 $\mu\text{m/s}$,采用防止碎片工艺。为了使减薄胶膜能牢固吸附晶圆正面,防止露真空,要求胶层厚度能达到芯片凸点 5 的高度,以高度 0.13 mm 的芯片凸点 5 为例说明晶圆减薄:晶圆厚度 735 μm ,最终减薄厚度为 210 μm 。具体实施方式:将胶层厚度为 0.13 mm 的减薄胶膜通过自动贴片机粘接在晶圆正面,然后先精磨在粗磨,使晶圆最终厚度为 210 μm 。最后胶膜在 UV 紫外光的照射下,胶层黏结性会逐渐降低,致使胶膜能够被接掉。

[0015] 2、晶圆划片:150 μm 以上晶圆同普通划片工艺,但厚度在 150 μm 以下晶圆,使用

双刀划片机及其工艺。

[0016] 3、倒装上芯,回流和清洗:把芯片 6 倒装在铜板 4 上,芯片凸点 5 与对应的环状铜柱 2 内的铜面结合,在回流焊的作用下形成有效焊接结,如图 4 所示的剖面图。

[0017] 具体实施方式为:通过蚀刻工艺将铜板材加工成图 1 所示的框架设计,然后,芯片凸点 5 蘸助焊剂,通过倒装上芯机将芯片凸点 5 与对应环状铜柱 2 内的铜面结合,在回流焊的作用下形成有效焊接结,芯片凸点直径为 0.2 mm,芯片凸点高度为 0.13 mm,材料是 Sn96.5%Ag3.0%Cu0.5%。最后,用电阻率为 1.0m/ Ω .mm 以上的等离子水清洗芯片凸点 5 上的残留助焊剂。回流温度 260℃,回流时间 50~70s,清洗温度是 42℃,压力是 40psi,清洗传递速度 0.8m/min。

[0018] 几种所用材料的作用:环状铜柱 2 的作用是防止芯片凸点 5 在回流过程中因熔化而塌陷,造成芯片凸点 5 短路。环状铜柱 2 能很好地将芯片凸点 5 在熔化后保留在铜柱空间内;助焊剂的主要作用是在回流过程中去除芯片凸点 5 上氧化物,促进芯片凸点 5 与环状铜柱 2 内的铜面有效焊接。

[0019] 4、塑封和后固化:将倒装上芯好的芯片 6 进行塑封,并进行后固化。塑封后由于材料热膨胀系数之间的差异,导致框架与塑封体因应力作用有少许翘曲。解决办法是框架被塑封后,用大约 1 公斤的盖板先将其压住,然后送往烘箱,用 175℃/240min 的参数对产品进行后固化,使材料应力得到释放,将框架翘曲降到最低,同时也减小材料之间的分层。

[0020] 5、引脚分离、框架腐蚀:将铜板 4 (厚度定为 0.152 mm)背面通过化学药水(主要是三氯化铁溶液)进行腐蚀,通过对蚀刻精度的控制,最后形成的效果图如图 6 所示。

[0021] 6、填充绿漆、保护背面电路:将铜板 4 背面(除背面蚀刻后余留铜柱 9 外)通过丝网印刷进行绿油覆盖,形成绿油层 10。

[0022] 7、植球:在背面蚀刻后余留铜柱 9 上钢网印刷 0.12 mm 厚度的锡膏,然后在 255℃ 的温度下回流,形成直径 0.25 mm,高度 0.20 mm 的锡球 11。

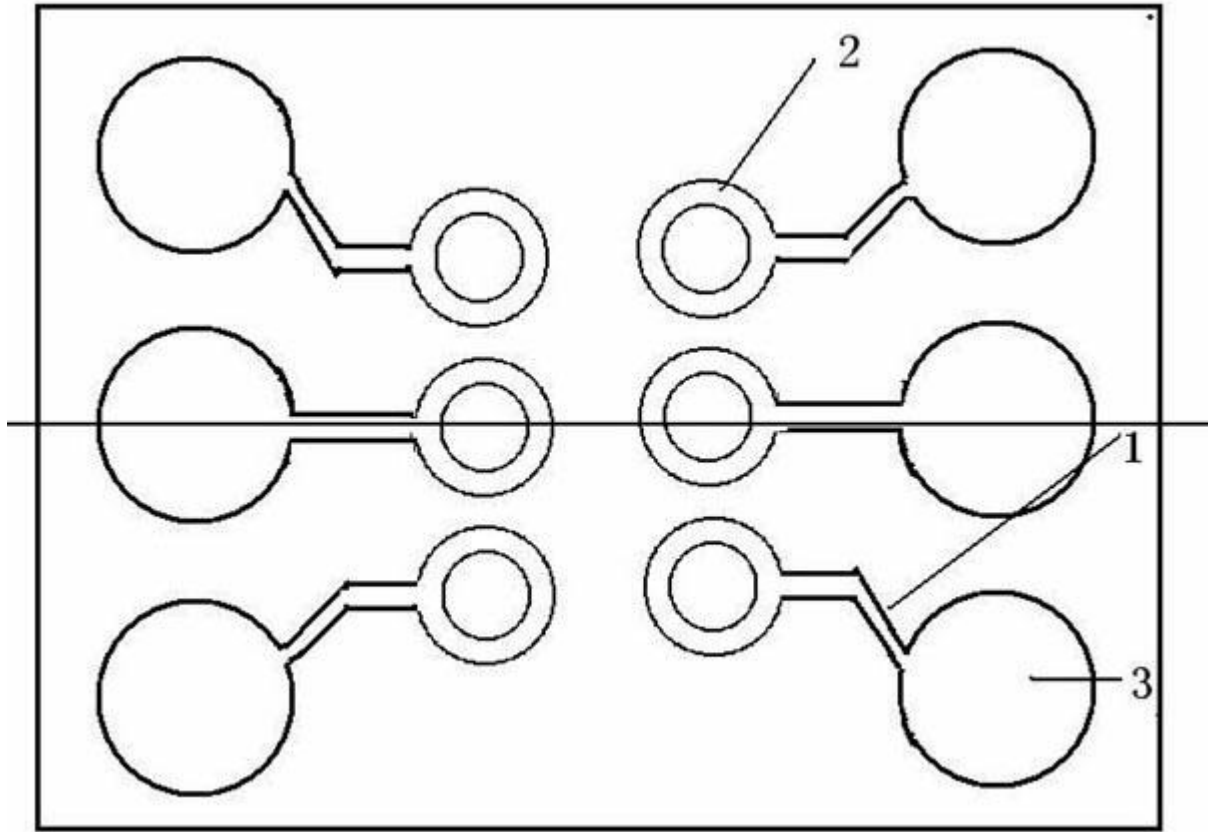


图 1

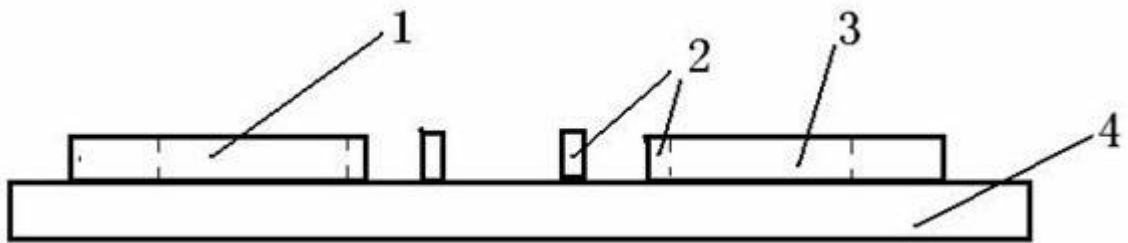


图 2

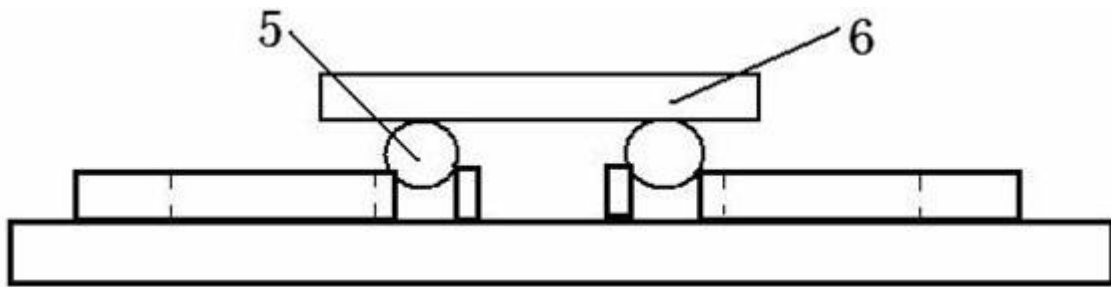


图 3

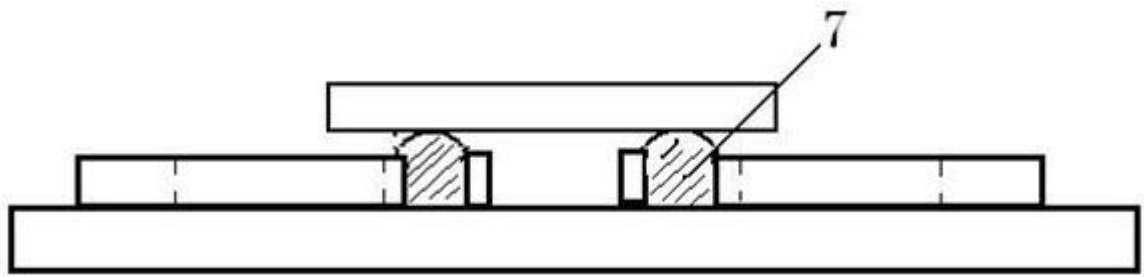


图 4

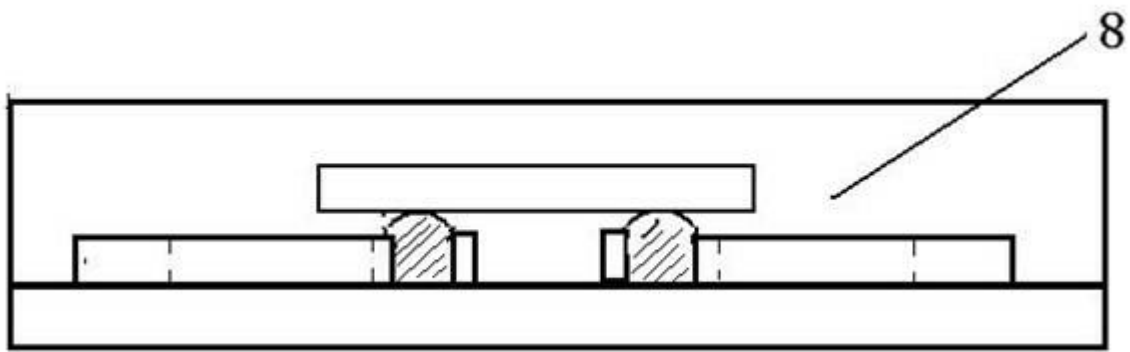


图 5

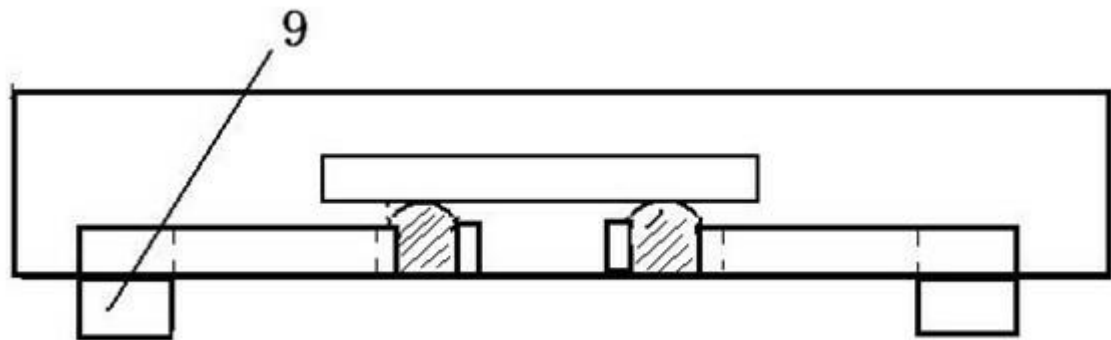


图 6

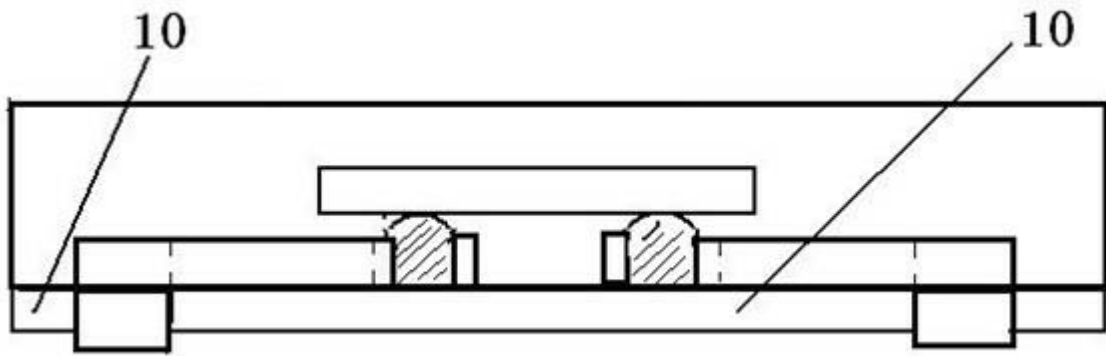


图 7

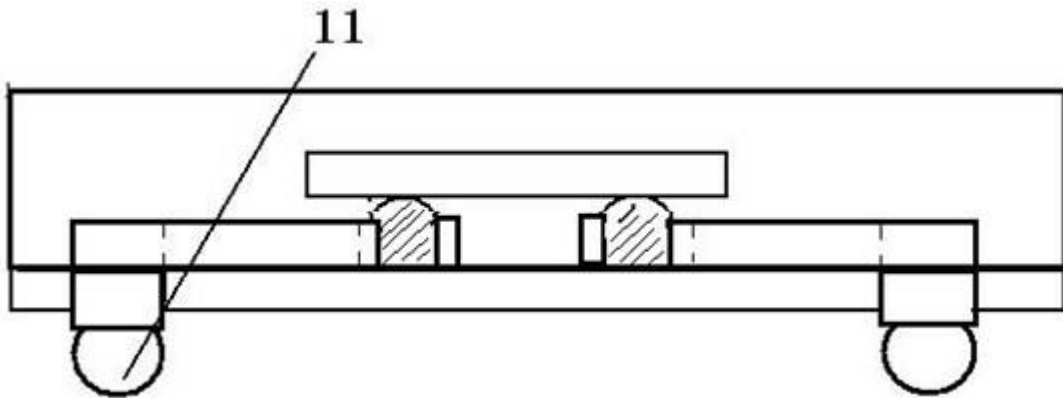


图 8