(19) 中华人民共和国国家知识产权局





(12) 发明专利

(10) 授权公告号 CN 101964601 B (45) 授权公告日 2012. 08. 08

(21)申请号 201010286489.5

(22)申请日 2010.09.19

(73) 专利权人 河南科技大学地址 471003 河南省洛阳市涧西区西苑路48 号

(72) **发明人** 史敬灼 王海彦 许颜颜 何谷慧 马秋杰

(74) 专利代理机构 郑州睿信知识产权代理有限 公司 41119

代理人 陈浩

(51) Int. CI.

HO2N 2/14(2006.01)

(56) 对比文件

US 5198732 A, 1993. 03. 30, 全文. JP 平 3-145976 A, 1991. 06. 21, 全文. US 5734236 A, 1998.03.31, 全文.

CN 2588655 Y, 2003.11.26, 全文.

CN 1187712 A, 1998.07.15, 全文.

审查员 胡金云

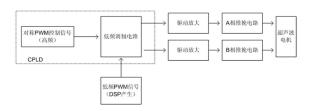
权利要求书 2 页 说明书 6 页 附图 9 页

(54) 发明名称

一种带低频控制的对称 PWM 控制信号发生器

(57) 摘要

本发明涉及一种带低频控制的对称 PWM 控制信号发生器,包括对称 PWM 控制信号发生电路,产生 A 相的两路高频信号与 B 相的两路高频信号,该信号发生器还包括一个由 CPLD 实现、与所述对称 PWM 控制信号发生电路一体构成的低频调制电路,该低频调制电路有两组输入端,一组输入端连接所述对称 PWM 控制信号发生电路的输出端,接收对称 PWM 控制信号发生电路产生的高频信号,另一组输入端连接用于产生低频信号的 DSP 的输出端口,接收该输出端口产生的低频信号,所述低频调制电路输出调制后的控制信号,分别对应输入的高频信号。采用本发明的信号发生器,电路控制简单、高度集成、稳定性高、响应能力强。



CN 101964601 B

- 1. 一种带低频控制的对称 PWM 控制信号发生器,包括对称 PWM 控制信号发生电路,产生 A 相的两路高频信号(A1、A2)与 B 相的两路高频信号(B1、B2),其特征在于,该信号发生器还包括一个由 CPLD 实现、与所述对称 PWM 控制信号发生电路一体构成的低频调制电路,该低频调制电路有两组输入端,一组输入端连接所述对称 PWM 控制信号发生电路的输出端,接收对称 PWM 控制信号发生电路产生的高频信号(A1、A2、B1、B2),另一组输入端连接用于产生低频信号的 DSP 的输出端口,接收该输出端口产生的低频信号,所述低频调制电路输出调制后的控制信号(A1、A2、B1、B2),分别对应输入的高频信号。
- 2. 根据权利要求1所述的一种带低频控制的对称PWM控制信号发生器,其特征在于,所述低频调制电路为由CPLD实现的逻辑电路。
- 3. 根据权利要求1所述的一种带低频控制的对称PWM控制信号发生器,其特征在于,所述低频调制电路包括一个通断控制电路,该通断控制电路由四个两输入与门构成,每个与门的输出端对应 A 相或者 B 相的一路控制信号(A1'、A2'、B1'、B2'),每个与门的一个输入端共同连接所述产生低频信号的DSP的输出端口,接收该DSP产生的通断使能信号,每个与门的另一个输入端分别连接所述对称 PWM 控制信号发生电路的对应输出端,接收对应的高频信号(A1、A2、B1、B2)。
- 4. 据权利要求 1 所述的一种带低频控制的对称 PWM 控制信号发生器, 其特征在于, 所述低频调制电路包括一个正反转控制电路, 该正反转控制电路接收 A 相与 B 相的高频信号, 产生对应相的控制信号; 对于对应相的一路控制信号, 需要三个输入信号与一个输出信号, 设三个输入信号依次为 X, C, Y, 输出信号为 Z, 逻辑单元实现的逻辑为 $\mathbf{Z}=\mathbf{XC}+\mathbf{Y}\overline{C}$,所述输入信号 C 为所述 DSP 输出的一个对应相的正反转使能信号, 所述输入信号 X、Y 依次表示对应相的两路高频信号, 所述输出信号 Z 表示对应相的一路控制信号: \overline{C} 为 C 取反。
- 5. 根据权利要求 1 所述的一种带低频控制的对称 PWM 控制信号发生器,其特征在于,所述低频调制电路包括一个正反转停控制电路,该正反转停控制电路接收 A 相与 B 相的高频信号,产生对应相的控制信号;对于对应相的一路控制信号,需要四个输入信号与一个输出信号,设四个输入信号依次为 X、Y、C、D,输出信号为 Z,逻辑单元实现的逻辑为 Z = D(XC + YC),所述输入信号 C、D 分别为所述 DSP 输出的一个正反转使能信号与一个通断使能信号,所述输入信号 X、Y 依次表示对应相的两路高频信号,所述输出信号 Z表示对应相的一路控制信号 : \overline{C} 为 C 取反。
- 6. 根据权利要求 4 所述的一种带低频控制的对称 PWM 控制信号发生器, 其特征在于, 所述正反转控制电路, 设置在 A 相或者 B 相的高频信号输出端, 另一相的高频信号直接作为控制信号输出, 所述正反转控制电路包括两个相同的逻辑单元, 该逻辑单元由两个两输入与门、一个非门与一个两输入或门构成, 第一与门的一个输入端接收所述 A 相或者 B 相的一路高频信号, 第二与门的一个输入端接收所述同一相的另一路高频信号, 第一与门的另一个输入端与一个非门的输入端、所述 DSP 的正反转使能信号输出端相连, 非门的输出端连接第二与门的另一个输出端, 两与门的输出端分别连接或门的两输入端, 或门的输出端连接所述信号发生器同一相的一路控制信号的输出端, 该路控制信号与第一与门的输入高频信号对应。
 - 7. 根据权利要求5所述的一种带低频控制的对称PWM控制信号发生器,其特征在于,所

述正反转停控制电路由一个通断控制电路与一个正反转控制电路组合构成;所述通断控制电路连接在产生高频信号的对称 PWM 信号发生电路和所述正反转停控制电路之间,通断控制电路的输出信号作为正反转停控制电路的输入信号,正反转停控制电路输出控制信号;通断控制电路的一个输入端接收所述通断使能信号,正反转控制电路的一个输入端接收所述正反转使能信号。

- 8. 根据权利要求5所述的一种带低频控制的对称PWM控制信号发生器,其特征在于,所述正反转停控制电路由所述通断控制电路与所述正反控制电路组合构成;所述通断控制电路连接在所述正反转停控制电路和控制信号的输出端之间,通断控制电路的输入信号为正反转停控制电路的输出信号,通断控制电路输出控制信号;通断控制电路的一个输入端接收所述通断使能信号,正反转控制电路的一个输入端接收所述正反转使能信号。
- 9. 根据权利要求 7 或 8 所述的一种带低频控制的对称 PWM 控制信号发生器,其特征在于,所述通断控制电路由四个两输入与门构成,四个与门的一个输入端一起连接所述产生低频信号的 DSP 的输出端口,接收该 DSP 产生的所述通断使能信号,所述通断控制电路共有四个输出端与五个输入端。
- 10. 根据权利要求 7 或 8 所述的一种带低频控制的对称 PWM 控制信号发生器, 其特征在于, 所述正反转控制电路包括对应 A 相或者 B 相的两路相同的逻辑单元, 另一相输入输出直接连接, 每个逻辑单元由两个两输入与门、一个非门与一个两输入或门构成, 两与门的输出作为或门的输入, 或门的输出端作为该逻辑单元的输出端, 两与门的一个输入端通过非门连接, 并将该非门的输入端连接所述产生低频信号的 DSP 的输出端口, 接收该 DSP 产生的所述正反转使能信号, 所述正反转控制电路共有四个输出端与五个输入端。

一种带低频控制的对称 PWM 控制信号发生器

技术领域

[0001] 本发明涉及 PWM (脉冲宽度控制) 技术领域, 尤其涉及一种应用于超声波电机对称驱动控制系统的高低频 PWM 控制信号发生器。

背景技术

[0002] 超声波电机驱动电路有多种不同的结构形式,推挽式驱动电路是其中一种,由于成本低、可靠性高,该种驱动电路结构具有广阔的应用前景。

[0003] 超声波电机推挽式驱动电路的基本结构如图 13 所示,推挽电路与超声波电机直接相连,实现电压幅值放大,并利用变压器次级绕组与超声波电机的容性压电陶瓷片构成谐振,滤除方波驱动电压中的谐波成分,实现近似的正弦波驱动。图中的超声波电机为两相超声波电机,故需要 A,B 两相推挽电路。超声波电机驱动中实际应用的两相推挽电路如图 14 所示,图中 USM 表示超声波电机,U1、U2 为驱动芯片 IR4427,A 相推挽电路由开关管 Q1、Q2 构成,B 相推挽电路由开关管 Q3、Q4 构成。对称 PWM 控制信号发生器应产生两相互差一定角度(可调节)的 PWM 信号,每相包含两路对称 PWM 信号。这两路对称 PWM 信号经驱动放大环节生成的高频 PWM 信号控制一相推挽式电路中的上、下两个开关管动作,实现推挽式驱动。这里所谓的"对称 PWM 信号"是指用于控制上、下两个开关管的两路 PWM 信号脉冲宽度相同,相位互差 180 电角度。每相有两路控制信号。

[0004] 由于对超声波电机进行控制的需要,不仅要求图 13 中的对称 PWM 控制信号发生器能够给出对称 PWM 控制信号,而且要求给出的对称 PWM 控制信号的频率、占空比(脉冲宽度,对应于超声波电机驱动电压幅值)可以调节,两相四路 PWM 信号的相位差亦可调节;即可调频、调幅、调相。对超声波电机输入驱动电压的幅值、频率、相位差等可控变量进行调节可以实现其转速控制。仅调节单一可控变量难以实现较好的控制效果,而采用多变量控制又存在多变量耦合现象、时变严重且在线寻优困难等问题。低频 PWM 控制作为一种新颖的控制方法,通过控制超声波电机输入电压的通断或切换,实现对电机转速的有效控制。

[0005] 低频 PWM 控制的思想是,用频率低于驱动电压频率的 PWM 信号对驱动电压进行控制,使电机输入端的驱动电压处于通断或是切换控制中。采用的是驱动电压的通断控制,其它控制量都固定,使电机端驱动电压时断时续;有驱动电压作用时,电机正常旋转,无驱动电压作用的时间段,电机靠惯性旋转。

[0006] 低频 PWM 控制有三种不同的控制方式。

[0007] 最基本的低频 PWM 控制是通断(ON/OFF) PWM 控制,它使驱动电压时断时续,如图 1 所示。当电机受到驱动电压激励时,电机接受电能并将其转换为机械能输出;当驱动电压被切断时,电机依靠电机转子的机械惯性及压电陶瓷的压电惯性维持转子旋转。改变通断 PWM 控制信号的占空比,就可以实现转速调节。

[0008] 通过改变电机输入端驱动电压的相位关系来实现电机正反转的低频 PWM 控制方式称为正反转(F/B) PWM 控制,其示意图如图 2。在低频 PWM 控制信号为高电平时,输出驱动电机正向旋转的电压;当 PWM 控制信号为低电平时,输出切换为驱动电机反向旋转的电

压。显然,改变 PWM 控制信号的占空比可以调节转速,而且易于实现电机正、反转的平滑切换。占空比 50% 对应于电机转速为零的情况。

[0009] 上述两种方法结合的方式称为正反转停(F/B/S)PWM 控制方式,其PWM 控制信号如图 3 所示,在一个PWM 控制周期中包含了输出正转电压、反转电压及零电压的四个时间段。其中,零电压时间长度固定,调节输出正转电压、反转电压的时间长度来实现控制。

[0010] 低频 PWM 控制策略需要同时给出可调节的低频和高频 PWM 控制信号,实现较为困难。现有技术中对三种低频 PWM 控制方法,多采用模拟开关来实现对电机输入电压的通断或切换,但是模拟开关控制电路复杂,采用分立元器件不利于电路的集成化和小型化,且器件受温度等环境条件影响较大,系统的稳定性和响应能力也会相应降低;控制电路一旦形成难以修改,成本高、应用具有极大的局限性。

发明内容

[0011] 本发明的目的是提供一种带低频控制的对称 PWM 控制信号发生器,用以解决现有技术实现低频 PWM 控制电路复杂、集成度低、稳定性和响应能力低的问题。

[0012] 为实现上述目的,本发明的方案是:一种带低频控制的对称 PWM 控制信号发生器,包括对称 PWM 控制信号发生电路,产生 A 相的两路高频信号 A1、A2 与 B 相的两路高频信号 B1、B2,该信号发生器还包括一个由 CPLD 实现、与所述对称 PWM 控制信号发生电路一体构成的低频调制电路,该低频调制电路有两组输入端,一组输入端连接所述对称 PWM 控制信号发生电路的输出端,接收对称 PWM 控制信号发生电路产生的高频信号 A1、A2、B1、B2,另一组输入端连接用于产生低频信号的 DSP 的输出端口,接收该输出端口产生的低频信号,所述低频调制电路输出调制后的控制信号 A1、A2、B1、B2、分别对应输入的高频信号。

[0013] 本发明的信号发生器,电路控制简单、高度集成、稳定性高、响应能力强。

[0014] 所述低频调制电路为由 CPLD 实现的逻辑电路。所述低频调制电路包括一个通断控制电路,该通断控制电路由四个两输入与门构成,每个与门的输出端对应 A 相或者 B 相的一路控制信号(A1'、A2'、B1'、B2'),每个与门的一个输入端共同连接所述产生低频信号的DSP 的输出端口,接收该 DSP 产生的通断使能信号,每个与门的另一个输入端分别连接所述对称 PWM 控制信号发生电路的对应输出端,接收对应的高频信号(A1、A2、B1、B2)。所述低频调制电路包括一个正反转控制电路,该正反转控制电路包括接收 A 相与 B 相的高频信号,产生对应相的控制信号;对于对应相的一路控制信号,需要三个输入信号与一个输出信号,

设三个输入信号依次为 X,C,Y,输出信号为 Z,逻辑单元实现的逻辑为 $Z=XC+Y\overline{C}$;所述输入信号 C 为所述 DSP 输出的一个对应相的正反转使能信号,所述输入信号 X、Y 依次表示对应相的两路高频信号,所述输出信号 Z 表示对应相的一路控制信号。所述低频调制电路包括一个正反转停控制电路,该正反转停控制电路接收 A 相与 B 相的高频信号,产生对应相的控制信号;对于对应相的一路控制信号,需要四个输入信号与一个输出信号,设四个输入信号依次为 X、Y、C、D,输出信号为 Z,逻辑单元实现的逻辑为 $Z=D(XC+Y\overline{C})$;所述输入信号 C、D 分别为所述 DSP 输出的一个正反转使能信号与一个通断使能信号,所述输入信号 X、Y 依次表示对应相的两路高频信号,所述输出信号 Z 表示对应相的一路控制信号。所述正反转控制电路,设置在 A 相或者 B 相的高频信号输出端,另一相的高频信号直接作为控制信

号输出,所述正反转控制电路包括两个相同的逻辑单元,该逻辑单元由两个两输入与门、一 个非门与一个两输入或门构成,第一与门的一个输入端接收所述 A 相或者 B 相的一路高频 信号,第二与门的一个输入端接收所述同一相的另一路高频信号,第一与门的另一个输入 端与一个非门的输入端、所述 DSP 的正反转使能信号输出端相连,非门的输出端连接第二 与门的另一个输出端,两与门的输出端分别连接或门的两输入端,或门的输出端连接所述 信号发生器同一相的一路控制信号的输出端,该路控制信号与第一与门的输入高频信号对 应。所述正反转停控制电路由一个通断控制电路与一个正反转控制电路组合构成;所述通 断控制电路连接在产生高频信号的对称 PWM 信号发生电路和所述正反转停控制电路之间, 通断控制电路的输出信号作为正反转停控制电路的输入信号,正反转停控制电路输出控制 信号:通断控制电路的一个输入端接收所述通断使能信号,正反转控制电路的一个输入端 接收所述正反转使能信号。所述正反转停控制电路由所述通断控制电路与所述正反控制电 路组合构成;所述通断控制电路连接在所述正反转停控制电路和控制信号的输出端之间, 通断控制电路的输入信号为正反转停控制电路的输出信号,通断控制电路输出控制信号; 通断控制电路的一个输入端接收所述通断使能信号,正反转控制电路的一个输入端接收所 述正反转使能信号。所述通断控制电路由四个两输入与门构成,四个与门的一个输入端一 起连接所述产生低频信号的 DSP 的输出端口,接收该 DSP 产生的所述通断使能信号,所述通 断控制电路共有四个输出端与五个输入端。所述正反转控制电路包括对应 A 相或者 B 相的 两路相同的逻辑单元,另一相输入输出直接连接,每个逻辑单元由两个两输入与门、一个非 门与一个两输入或门构成,两与门的输出作为或门的输入,或门的输出端作为该逻辑单元 的输出端,两与门的一个输入端通过非门连接,并将该非门的输入端连接所述产生低频信 号的 DSP 的输出端口,接收该 DSP 产生的所述正反转使能信号,所述正反转控制电路共有四 个输出端与五个输入端。

附图说明

- [0015] 图 1 是通断 PWM 控制波形示意图;
- [0016] 图 2 是正反转 PWM 控制波形示意图;
- [0017] 图 3 是正反转停 PWM 控制波形示意图;
- [0018] 图 4 是高频 PWM 信号电压波形示例;
- [0019] 图 5 是 DSP 低频 PWM 产生软件流程图;
- [0020] 图 6 是 DSP 输出低频 PWM 信号波形示例;
- [0021] 图 7 是通断 PWM 控制逻辑电路;
- [0022] 图 8 是正反转 PWM 控制逻辑电路;
- [0023] 图 9 是正反转停 PWM 控制逻辑电路;
- [0024] 图 10 是另一种正反转停 PWM 控制逻辑电路;
- [0025] 图 11 是高频 PWM 实测波形;
- [0026] 图 12 是电机驱动电压实测波形;
- [0027] 图 13 是超声波电机推挽式驱动电路的基本结构图:
- [0028] 图 14 是超声波电机驱动中实际应用的两相推挽电路图;
- [0029] 图 15 是本发明的带低频控制的对称 PWM 控制系统框图。

具体实施方式

[0030] 下面结合附图对本发明做进一步详细的说明。

[0031] 如图 15 所示的是带低频控制的对称 PWM 控制系统框图,可用于超声波电机驱动控制,该带低频控制的对称 PWM 控制也可以称为高低频 PWM 控制,其信号发生器采用硬件、软件相结合的方法进行设计,由 DSP (数字信号处理器)与 CPLD (可编程逻辑器件)共同实现。在实现了高频 PWM 信号发生器的基础上,利用 CPLD 增设控制电路,将 DSP 产生的低频信号与高频信号综合进行控制,以达到更好的电机控制效果。

[0032] 对于两相行波超声波电机而言,需要输入四路频率、幅值和相位差均可调的对称 PWM 信号,该 PWM 信号基于 CPLD 来实现。(该信号发生器已获得发明专利,对称 PWM 控制信号发生器 ZL 200710054583.6,申请日 2007.6.19,授权公告日 2009.7.15) CPLD 输出的高频 PWM 信号波形如图 4。图示为电机 A、B 两相 PWM 波形, PWM 频率为 50kHz, PWM 占空比为 20%, A、B 两相电压相位差为 90°。

[0033] 有了高频 PWM 信号,要实现低频 PWM 控制,还需要有低频 PWM 控制信号。低频 PWM 控制信号由 DSP 产生。

[0034] DSP 内部有脉宽调制模块 PWM,对其相应寄存器进行适当的设置就可自动生成 PWM 信号。其中控制信号的低频 PWM 脉宽通过计数值寄存器(PWMVAL)来确定,周期通过计数模寄存器(PWMCM)设置,占空比由二者共同来决定。

[0035] 基于 DSP56F801 硬件平台的低频 PWM 实现方法具体描述如下。当 DSP 芯片运行频率为 60MHz,分频系数为 1 时,中心对齐方式下设计数模寄存器值为 3A98,则输出 PWM 波的频率为 1kHz,因此可以通过调节计数模寄存器值来改变 PWM 波的频率(也可通过调节其分频系数来调节输出 PWM 波的频率)。计数模寄存器值固定时,PWM 频率与预分频因子成正比,反之,预分频因子固定时,PWM 频率与计数模寄存器值成反比。PWM 波频率固定时,其占空比与计数值寄存器的值呈线性关系,与对齐方式和预分频因子无关。PWM 模块配置寄存器中心对齐方式下将顶底通道的极性设置为正极性,其含义为 PWM 通道输出无效时输出电压是低电平;反之输出电压是高电平。设置为正极性,周期固定时,计数值寄存器的值越大,占空比越大,二者呈线性关系。若计数值寄存器的值固定,其占空比与计数模寄存器的值成反比,在频率为 1kHz,计数值寄存器值为 2EEO 时,其输出 PWM 波的占空比为 80%,计数值寄存器值为 1D4C 时,其输出 PWM 波的占空比为 50%。

[0036] 由于该PWM信号的频率低于超声波电机驱动电压频率(例如图4所示的50kHz),故称为低频PWM,用来控制电机输入高频电压的通断或切换。

[0037] 采用 DSP 的中心对齐 PWM 方式, 计数器被设置为一个增/减计数器。PWM 的最高输出精度为 2 倍的 IP bus 时钟周期。PWM 周期计算公式为:

[0038] PWM 周期 = (PWMCM) × (PWM 时钟周期) × 2 (1)

[0039] 脉宽计算公式为:

[0040] PWM 脉宽 = $(PWMVAL) \times (PWM$ 时钟周期) $\times 2$ (2)

[0041] 占空比计算公式为:

[0042] 占空比=计数值寄存器值/计数模寄存器值 (3)

[0043] 由此可见,通过对 DSP 内部 PWM 模块的寄存器进行相应的设置就可产生满足需要

的PWM信号。中心对齐方式下,允许PWM整周期和半周期重载,在周期开头,半周期处以及周期结尾处均可重载。通过中断,软件计算PWM信号的参数值,其中PWM信号的预分频因子,计数模寄存器值以及计数值寄存器值可以被重新写入。PWM信号产生的软件流程图如图5所示。

[0044] 图 6 给出了 DSP 输出的低频 PWM 信号波形, PWM 频率为 1kHz, 占空比为 50%。

[0045] 到此为止,采用 CPLD 硬件设计和 DSP 软件编程,分别得到了用于超声波电机驱动的高频 PWM 信号和用来做低频 PWM 控制的低频 PWM 信号。下面需要做的是如何用 DSP 产生的低频 PWM 信号来控制高频 PWM 信号的通、断。如前所述,具体的低频 PWM 控制方法有三种,即背景技术中讲到的:

[0046] 1,通断 PWM 控制;

[0047] 2,正反转 PWM 控制;

[0048] 3,正反转停 PWM 控制。

[0049] 三种方法的实现都是用同一 CPLD 芯片内部的硬件设计来完成的,下面分实施例进行具体论述。

[0050] 实施例 1

[0051] 通断 PWM 控制

[0052] 图 7 给出了通断 PWM 控制的 CPLD 具体逻辑电路图,图中 A1、A2、B1、B2 分别为 A相与 B相的两路 PWM 高频信号,对应路的控制信号为 A1'、A2'、B1'、B2'。在 CPLD 内原有高频 PWM 信号发生器的输出端,引入一个新的通断使能信号 FS 和 4 个二输入与门,构成一个通断控制电路,对高频 PWM 信号发生器的输出进行控制。该使能信号就是 DSP 输出的低频 PWM 信号。在 FS 为高电平时 CPLD 正常输出 PWM 信号,在 FS 为低电平时 CPLD 不输出任何信号,从而满足一个低频 PWM 周期内实现对电机输入电压时断时续的控制功能。

[0053] 实施例 2

[0054] 正反转 PWM 控制

[0055] 对超声波电机而言,其正、反转的控制是通过调节 A、B 两相驱动电压的相位差来实现的。如果定义 B 相驱动电压超前 A 相驱动电压 90°时的电机旋转方向为正转,则当需要反转时,只需使 B 相驱动电压滞后 A 相驱动电压 90°,电机就反转了。而 A、B 两相驱动电压相位差与对应的高频 PWM 控制信号的相位差严格对应,这也就是说,改变两相高频 PWM 控制信号的相位差,就可以控制电机正、反转了。

[0056] 要实现电机的正反转功能,可以在一个低频 PWM 控制周期内,保持 A、B 两相中的一相高频 PWM 信号(假定为 A 相信号)为固定不变的正常输出,仅对另一相高频 PWM 信号(B 相信号)的相位进行控制,以改变 A、B 两相高频 PWM 信号相位的超前、滞后关系。

[0057] 如图 8 所示的正反转控制电路(A 相固定,控制 B 相,如果 B 相固定,控制 A 相亦可,电路结构相同,A、B 相互换即可),对 A 相高频 PWM 信号不加控制,直接输出为驱动电路的控制信号;对于 B 相,其两路高频 PWM 信号 B1、B2 分别作为两个与门的输入端,两个与门的另外两个输入端通过一个非门连接起来,并将一个正反转使能信号加在该非门的输入端上,两与门的输出再作为一个或门的输入,由该或门输出控制信号;改变上述非门的方向,即可得到两个电路,分别对应 B 相的两路信号,从图中可以看出,当非门的方向是从 B1 的与门到 B2 的与门时,电路对应控制信号 B1',当非门方向相反时,电路对于控制信号 B2'。实现的

逻辑为: **Z=XC+Y**C , Z=B1'(B2'), C=FB, X=B1(B2), Y=B2(B1)。

[0058] 在低频 PWM 使能信号 FB 高电平期间, B 相高频 PWM 信号正常输出;而 FB 低电平时, B 相输出与正转时反相的高频 PWM 信号。意即, B 相的两路高频 PWM 输出信号,在 FB 高、低电平期间,交换输出。这样,就能够满足在一个低频 PWM 控制周期内实现电机正、反转的切换功能,在 FB 高电平期间, B 相高频 PWM 信号超前 A 相高频 PWM 信号 90°, 电机正转; FB 低电平期间, B 相高频 PWM 信号滞后 A 相高频 PWM 信号 90°, 电机反转。

[0059] 实施例3

[0060] 正反转停 PWM 控制

[0061] 如图 9 所示的正反转停控制电路(对于正反转控制,仍是 A 相固定,控制 B 相),是通断控制电路与正反转控制电路的叠加,对应 B 相来讲,就是将通断控制电路的输出作为正反转控制电路的输入,由正反控制电路输出控制信号给驱动电路。此时,引入的使能信号有两个,分别为通断使能信号 FS 与正反转使能信号 FB,使能信号来自 DSP 输出的低频 PWM 信号。在 FS 电平为高,CPLD 输出仅受下游的正反转控制电路影响。在 FS 为负时,CPLD 不输出任何 PWM 控制信号。实现的逻辑为:Z = D(XC + YC),Z=B1'(B2'),D=FS,C=FB,X=B1(B2),Y=B2(B1)。

[0062] 实施例 4

[0063] 如图 10 所示,与实施例 3 的不同在于,该电路是将正反转控制电路的输出作为通断控制电路的输入,而由通断控制电路输出控制信号,效果与实例 3 完全相同,不再赘述。

[0064] 上述设计应用于实际的超声波电机低频 PWM 控制,取得满意效果。下面给出实验 波形图。图 11 给出了 CPLD 输出 A、B 两相高频 PWM 信号的波形,可以明显看出信号的通、断。图 12 给出了与图 11 中 a、b、c、d 各图一一对应的电机驱动电压实测波形。图 11、12 中,图 (a) 为低频占空比 80% 时的通断 PWM 控制波形,图 (b) 为低频占空比 80% 时的正反转 PWM 控制波形,图 (c) 为正转占空比 60%、停止占空比 20% 的正反转停 PWM 控制波形。为了便于对比,图 (d) 给出了低频占空比 100% 的通断 PWM 控制,即不采用低频 PWM 控制的波形。由图 11 和图 12 实验结果可以看出:无低频 PWM 控制时(图 (d)),A、B 两相输出电压波形连续,对应的电机端电压也连续,电机正常单方向旋转。加入 DSP 输出的低频 PWM 控制信号之后,在一个低频 PWM 周期内,无论是 CPLD 输出的高频 PWM 信号,还是电机端电压波形,都出现了期望的断续或切换。该信号发生器不仅可用于超声波电机控制,也可用于其它采用电力电子装置或电机的控制电路。

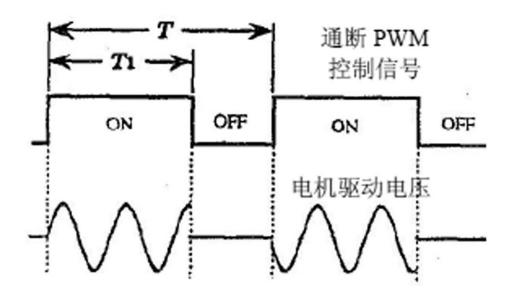


图 1

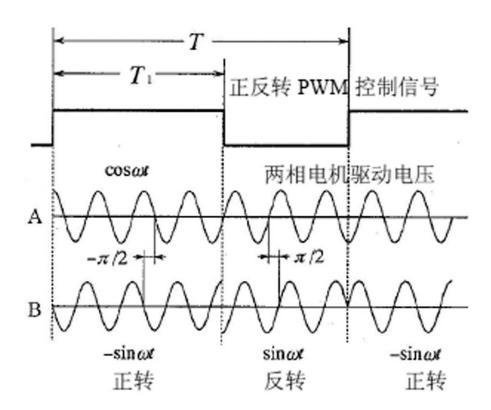


图 2

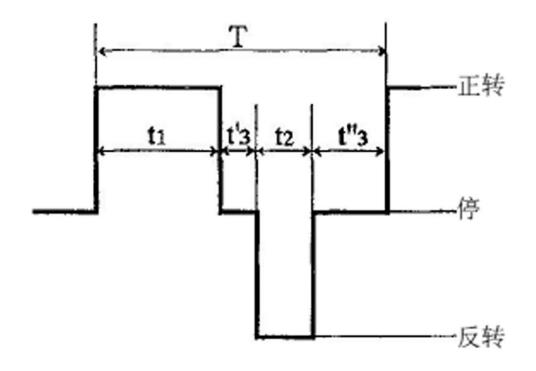


图 3

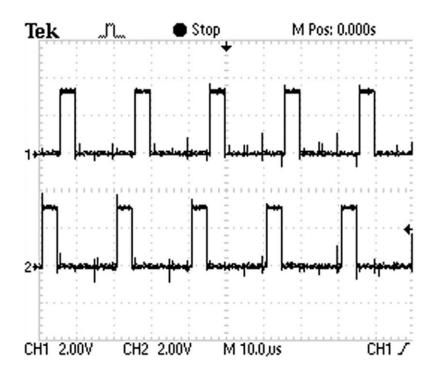


图 4

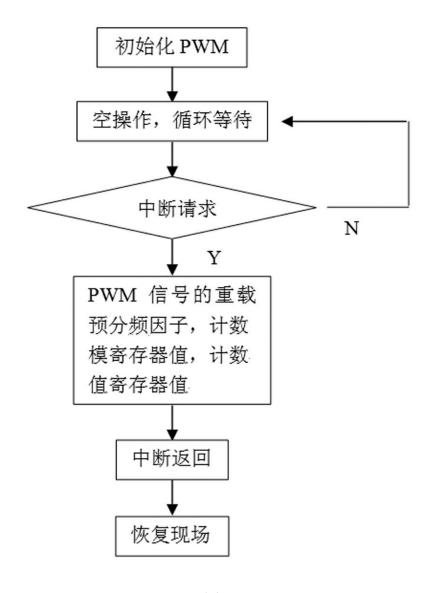


图 5

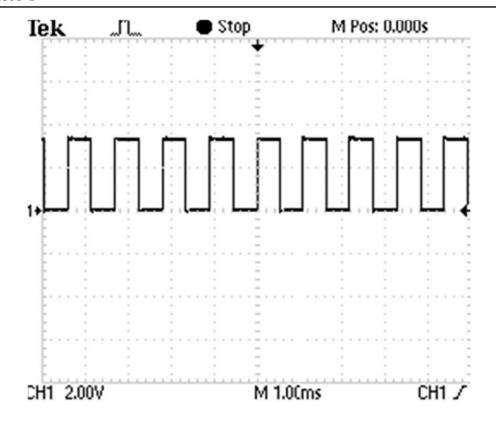


图 6

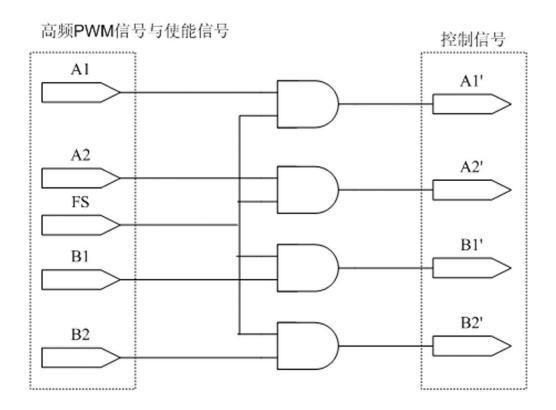


图 7

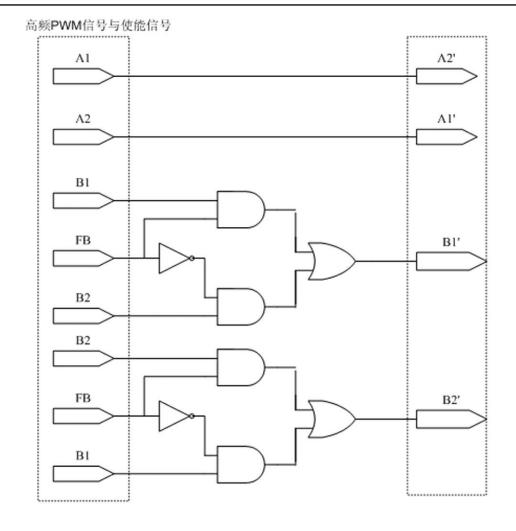


图 8

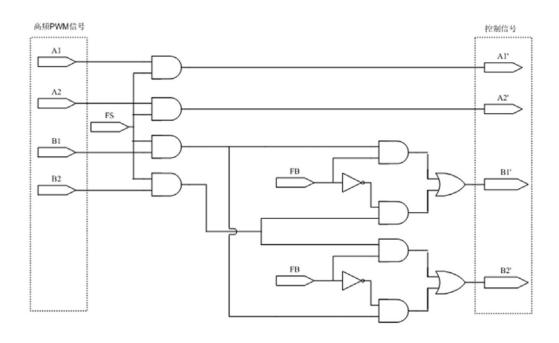
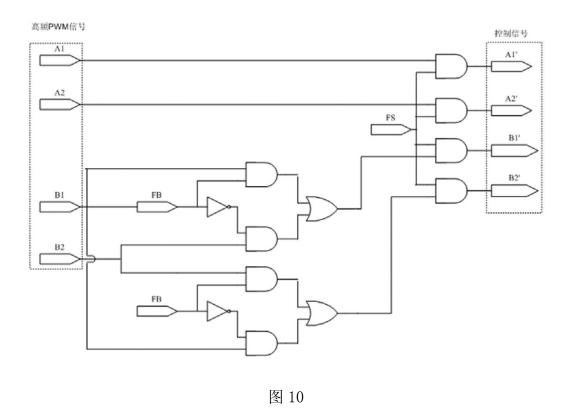


图 9



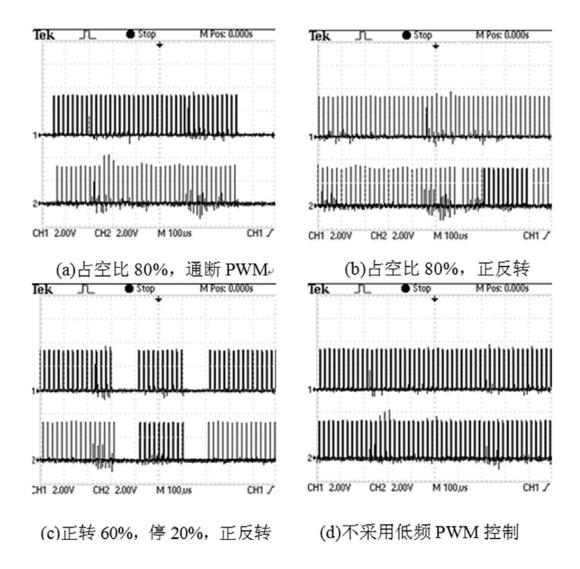


图 11

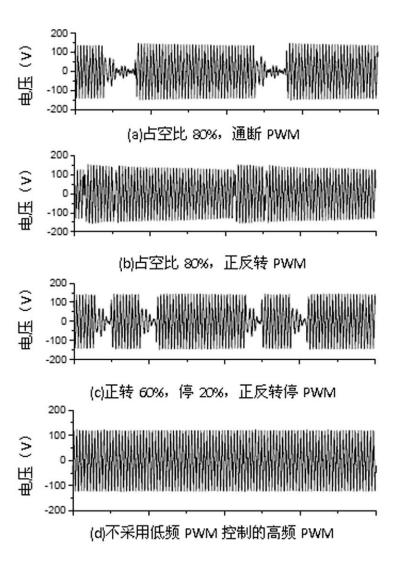


图 12

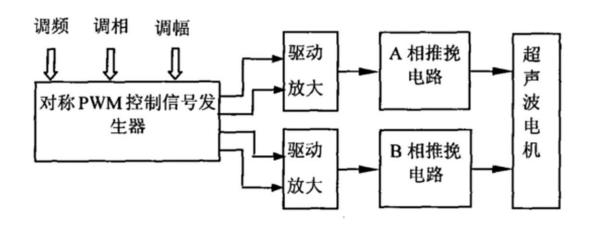


图 13

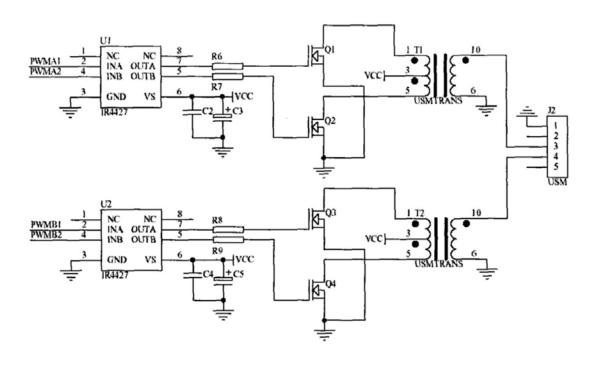


图 14

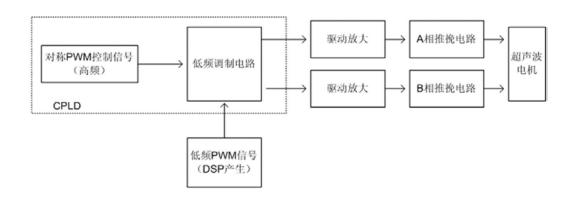


图 15