



(12) 实用新型专利

(10) 授权公告号 CN 217983347 U

(45) 授权公告日 2022. 12. 06

(21) 申请号 202222037475.0

(22) 申请日 2022.08.03

(73) 专利权人 广州华星光电半导体显示技术有限公司

地址 510700 广东省广州市黄埔区(中新广州知识城)亿创街1号406房之417

(72) 发明人 龙威

(74) 专利代理机构 深圳紫藤知识产权代理有限公司 44570

专利代理师 孟霞

(51) Int.Cl.

H01L 27/12 (2006.01)

H01L 21/77 (2017.01)

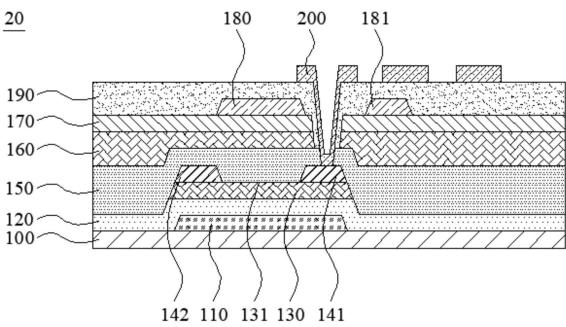
权利要求书1页 说明书6页 附图4页

(54) 实用新型名称

阵列基板及显示面板

(57) 摘要

本申请提供一种阵列基板及显示面板,所述阵列基板包括:衬底;栅极,位于所述衬底的一侧;栅极绝缘层,位于所述栅极上;有源层,位于所述栅极绝缘层上,所述有源层包括沟道区;源极和漏极,位于所述有源层上;公共电极,位于所述源极和漏极上;金属遮挡层,位于所述公共电极上;及像素电极,位于所述公共电极上,所述像素电极与所述源极或所述漏极电连接;其中,所述金属遮挡层至少部分覆盖所述沟道区。本申请提供的阵列基板能够隔绝外界水汽、杂质离子、氢离子扩散到沟道区,从而有效保护阵列基板。



1. 一种阵列基板,其特征在于,包括:
衬底;
栅极,位于所述衬底的一侧;
栅极绝缘层,位于所述栅极上;
有源层,位于所述栅极绝缘层上,所述有源层包括沟道区;
源极和漏极,位于所述有源层上;
公共电极,位于所述源极和漏极上;
金属遮挡层,位于所述公共电极上;及
像素电极,位于所述公共电极上,所述像素电极与所述源极或所述漏极电连接;
其中,所述金属遮挡层至少部分覆盖所述沟道区。
2. 根据权利要求1所述的阵列基板,其特征在于,所述阵列基板还包括第一金属层,所述第一金属层位于所述公共电极远离所述源极和所述漏极的一侧。
3. 根据权利要求2所述的阵列基板,其特征在于,所述金属遮挡层与所述第一金属层同层设置。
4. 根据权利要求3所述的阵列基板,其特征在于,所述金属遮挡层与所述第一金属层不相连。
5. 根据权利要求3所述的阵列基板,其特征在于,所述金属遮挡层与所述第一金属层的材质相同。
6. 根据权利要求3所述的阵列基板,其特征在于,所述金属遮挡层在所述衬底上的投影面积与所述沟道区在所述衬底上的投影面积相同。
7. 根据权利要求1所述的阵列基板,其特征在于,所述公共电极与所述像素电极之间还设有第一钝化层,所述金属遮挡层位于所述第一钝化层远离所述公共电极的一侧,所述金属遮挡层与所述像素电极同层设置。
8. 根据权利要求7所述的阵列基板,其特征在于,所述金属遮挡层在所述衬底上的投影面积与所述沟道区在所述衬底上的投影面积相同,且所述金属遮挡层与所述像素电极不相连。
9. 根据权利要求1所述的阵列基板,其特征在于,所述金属遮挡层的材质为铜、钛、钼中的一种。
10. 一种显示面板,其特征在于,包括如权利要求1~9任意一项所述的阵列基板。

阵列基板及显示面板

技术领域

[0001] 本申请涉及显示技术领域，具体地，涉及一种阵列基板及显示面板。

背景技术

[0002] 随着大尺寸和高图像采样率 (Pixels Per Inch, PPI) 以及高刷新频率产品的开发，氧化物半导体由于具有较高的迁移率受到了广泛的重视和应用，氧化物薄膜晶体管技术被认为是有希望取代非晶硅薄膜晶体管技术，成为下一代显示驱动背板的主流技术。与非晶硅薄膜晶体管技术相比，现有氧化物薄膜晶体管技术的特点是迁移率较高 ($\mu > 10 \text{ cm}^2/\text{Vs}$)、大面积均匀性好和生产成本较低。

[0003] 但是，金属氧化物作为半导体材料，容易受到水汽，杂质离子，氢离子扩散的影响，从而出现阈值电压负漂，器件稳定性变差等严重问题。

实用新型内容

[0004] 有鉴于此，本申请提供一种阵列基板及显示面板，能够隔绝外界水汽、杂质离子、氢离子扩散到沟道区，从而有效保护阵列基板。

[0005] 本申请提供一种阵列基板，包括：

[0006] 衬底；

[0007] 栅极，位于所述衬底的一侧；

[0008] 栅极绝缘层，位于所述栅极上；

[0009] 有源层，位于所述栅极绝缘层上，所述有源层包括沟道区；

[0010] 源极和漏极，位于所述有源层上；

[0011] 公共电极，位于所述源极和漏极上；

[0012] 金属遮挡层，位于所述公共电极上；及

[0013] 像素电极，位于所述公共电极上，所述像素电极与所述源极或所述漏极电连接；

[0014] 其中，所述金属遮挡层至少部分覆盖所述沟道区。

[0015] 在本申请一可选实施例中，所述阵列基板还包括第一金属层，所述第一金属层位于所述公共电极远离所述源极和所述漏极的一侧。

[0016] 在本申请一可选实施例中，所述金属遮挡层与所述第一金属层同层设置。

[0017] 在本申请一可选实施例中，所述金属遮挡层与所述第一金属层不相连。

[0018] 在本申请一可选实施例中，所述金属遮挡层与所述第一金属层的材质相同。

[0019] 在本申请一可选实施例中，所述金属遮挡层在所述衬底上的投影面积与所述沟道区在所述衬底上的投影面积相同。

[0020] 在本申请一可选实施例中，所述公共电极与所述像素电极之间还设有第一钝化层，所述金属遮挡层位于所述第一钝化层远离所述公共电极的一侧，所述金属遮挡层与所述像素电极同层设置。

[0021] 在本申请一可选实施例中，所述金属遮挡层在所述衬底上的投影面积与所述沟道

区在所述衬底上的投影面积相同,且所述金属遮挡层与所述像素电极不相连。

[0022] 在本申请一可选实施例中,所述金属遮挡层的材质为铜、钛、钼中的一种。

[0023] 在本申请还提供一种显示面板,所述显示面板包括如上任一实施例所述的阵列基板。

[0024] 本申请的有益效果在于:本申请提供一种阵列基板,在公共电极层上设置金属遮挡层,所述金属遮挡层至少部分覆盖所述沟道区,利用金属遮挡层遮盖沟道区以阻挡水汽、杂质离子、氢离子扩散到沟道区,由此可以提高阈值电压的均一性,提高器件的稳定性。

附图说明

[0025] 为了更清楚地说明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单介绍,显而易见地,下面描述中的附图仅仅是本申请的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0026] 图1为现有技术中的一种阵列基板结构示意图。

[0027] 图2为本申请实施例提供的一种阵列基板的制备步骤S1中的结构示意图。

[0028] 图3为本申请实施例提供的一种阵列基板的制备步骤S2中的结构示意图。

[0029] 图4为本申请实施例提供的一种阵列基板的制备步骤S3中的结构示意图。

[0030] 图5为本申请实施例提供的一种阵列基板的制备步骤S4中的结构示意图。

[0031] 图6为本申请实施例提供的一种阵列基板的制备步骤S5中的结构示意图。

[0032] 图7为本申请实施例提供的一种阵列基板的制备步骤S6中的结构示意图。

[0033] 图8为本申请实施例提供的一种阵列基板的制备步骤S7中的结构示意图。

[0034] 图9为本申请实施例提供的一种阵列基板的制备步骤S8中的结构示意图。

[0035] 图10为本申请实施例提供的一种阵列基板的制备步骤S9中的结构示意图。

具体实施方式

[0036] 下面将结合本申请实施例中的附图,对本申请实施例中的技术方案进行清楚、完整地描述。显然,所描述的实施例仅仅是本申请一部分实施例,而不是全部的实施例。基于本申请中的实施例,本领域技术人员在没有作出创造性劳动前提下所获得的所有其他实施例,都属于本申请保护的范围。

[0037] 在本申请的描述中,需要理解的是,术语“上”、“下”等指示的方位或位置关系为基于附图所示的方位或位置关系,仅是为了便于描述本申请和简化描述,而不是指示或暗示所指的装置或元件必须具有特定的方位、以特定的方位构造和操作,因此不能理解为对本申请的限制。此外,术语“第一”、“第二”仅用于描述目的,而不能理解为指示或暗示相对重要性或者隐含指明所指示的技术特征的数量。由此,限定有“第一”、“第二”的特征可以明示或者隐含地包括一个或者更多个所述特征。在本申请的描述中,“多个”的含义是两个或两个以上,除非另有明确具体地限定。

[0038] 本申请可以在不同实施中重复参考数字和/或参考字母,这种重复是为了简化和清楚的目的,其本身不指示所讨论各种实施方式和/或设置之间的关系。

[0039] 氧化物薄膜晶体管技术中金属氧化物作为半导体材料,容易受到水汽,杂质离子,

氢离子扩散的影响,从而出现阈值电压负漂,器件稳定性变差等严重问题。

[0040] 如图1所示,为现有技术中的一种阵列基板结构示意图,所述阵列基板10包括衬底100,位于所述衬底100一侧的栅极110,位于所述栅极110远离所述衬底100一侧的栅极绝缘层120,位于所述栅极绝缘层120远离所述栅极110一侧的有源层130,位于所述有源层130远离所述栅极绝缘层120一侧的源极141和漏极142,位于所述源极141和漏极142远离所述有源层130一侧的第二钝化层150,位于所述第二钝化层150远离所述源极141和漏极142一侧的有机膜层160,位于所述有机膜层160远离所述第二钝化层150一侧的公共电极170,位于所述公共电极170远离所述有机膜层160一侧的第一金属层181,位于所述第一金属层181远离所述公共电极170一侧的第一钝化层190,及位于所述第一钝化层190远离所述第一金属层181一侧的像素电极200。其中,所述第一金属层181为一种金属网格线形成在公共电极的表面用于稳定公共电极电压,提高公共电极电压整面均一性,常用于高PPI、高刷新率等高端LCD产品。

[0041] 本申请提供一种阵列基板结构,能够隔绝外界水汽、杂质离子、氢离子扩散到沟道区,从而有效保护阵列基板。

[0042] 本申请提供一种阵列基板,所述阵列基板包括:衬底;栅极,位于所述衬底的一侧;栅极绝缘层,位于所述栅极上;有源层,位于所述栅极绝缘层上,所述有源层包括沟道区;源极和漏极,位于所述有源层上;公共电极,位于所述源极和漏极上;金属遮挡层,位于所述公共电极上;及像素电极,位于所述公共电极上,所述像素电极与所述源极或所述漏极电连接;其中,所述金属遮挡层至少部分覆盖所述沟道区。

[0043] 本申请通过在所述公共电极上设置所述金属遮挡层,所述金属遮挡层至少部分覆盖所述沟道区,利用所述金属遮挡层遮挡所述沟道区,以避免水汽、杂质离子、氢离子扩散到沟道区,影响位于沟道区的金属氧化物半导体材料;所述金属遮挡层为金属材料,金属致密遮挡效果好,且金属材料在成膜过程中不会电离出氢影响氧化物特性。

[0044] 在本申请一可选实施例中,所述阵列基板还包括第一金属层,所述第一金属层位于所述公共电极远离所述源极和所述漏极的一侧。

[0045] 在本申请一可选实施例中,所述金属遮挡层与所述第一金属层同层设置。将所述金属遮挡层与所述第一金属层同层设置,可利用第一金属层的光罩在所述公共电极上同时形成所述金属遮挡层和所述第一金属层,可在不增加光罩次数的条件下增加所述金属遮挡层以保护所述沟道区。

[0046] 在本申请一可选实施例中,所述金属遮挡层与所述第一金属层不相连。所述第一金属层为一种金属网格线形成在所述公共电极的表面用于稳定公共电极电压,提高公共电极电压整面均一性;所述金属遮挡层仅用于遮挡所述沟道区以避免外界水汽、杂质离子、氢离子扩散到所述沟道区,二者作用不同,因此将所述金属遮挡层形成单独的图案与所述第一金属层不相连。

[0047] 在本申请一可选实施例中,所述金属遮挡层与所述第一金属层的材质相同。以便于使所述金属遮挡层与所述第一金属层采用同一沉积工艺、同一光罩蚀刻工艺,同时形成在所述公共电极上,以简化工艺制程,节约成本,提高阵列基板的制备效率。

[0048] 在本申请一可选实施例中,所述金属遮挡层在所述衬底上的投影面积与所述沟道区在所述衬底上的投影面积相同。所述金属遮挡层的面积大小设置为沟道区在所述衬底上

的投影面积大小即可完全覆盖所述沟道区,便能有效隔绝外界水汽、杂质离子、氢离子扩散到所述沟道区,可节约金属材料,提高金属材料利用率。

[0049] 如图10所示,为本申请实施例提供的一种阵列基板的具体结构示意图,所述阵列基板20包括衬底100,栅极110,栅极绝缘层120,有源层130,源极141和漏极142,第二钝化层150,有机膜层160,公共电极170,金属遮挡层180,第一金属层181,第一钝化层190,及像素电极200。

[0050] 所述衬底100,可以是刚性衬底也可以是柔性衬底,所述刚性衬底可以是但不限于玻璃基板,所述柔性衬底可以是但不限于聚酰亚胺。

[0051] 所述栅极110,位于所述衬底100的一侧,所述栅极110的材料可以是但不限于Cu、Mo、Ti、Mo/Ti中的一种或多种。

[0052] 所述栅极绝缘层120,位于所述栅极110远离所述衬底100的一侧,用于使所述栅极110与所述有源层130之间绝缘;所述栅极绝缘层120的材料可以是但不限于氮化硅、氧化硅中的一种或多种。

[0053] 所述有源层130,位于所述栅极绝缘层120远离所述栅极110的一侧,所述有源层130包括沟道区131以及位于所述沟道区131两侧的掺杂区;所述有源层130的材料可以是但不限于金属氧化物半导体铟镓锌氧化物(Indium gallium zinc tin oxide,IGZO)、铟锌锡氧化物(Indium zinc tin oxide,IZTO)或铟镓锌锡氧化物(Indium gallium zinc tin oxide,IGZTO)中的一种,在本实施例中优选IGZO。

[0054] 所述源极141和漏极142,位于所述有源层130远离所述栅极绝缘层120的一侧;所述源极141和所述漏极142位于所述沟道区131的两侧,且与所述沟道区131两侧的掺杂区对应连接;所述源极141和所述漏极142的材料可以是但不限于Cu、Mo、Ti、Mo/Ti中的一种或多种。

[0055] 所述第二钝化层150,位于所述源极141和漏极142远离所述有源层130的一侧并覆盖所述栅极绝缘层120、所述有源层130以及所述源极141和漏极142,用于保护所述源极141和所述漏极142,以防止所述源极141和所述漏极142的金属氧化、腐蚀;所述第二钝化层150的材料可以是但不限于氮化硅、氧化硅中的一种或多种。所述第二钝化层150上设有第三过孔,所述第三过孔露出所述源极141。

[0056] 有机膜层160,位于所述第二钝化层150远离所述源极141和漏极142的一侧,用于平坦化所述第二钝化层150,并防止电场互相干扰;所述有机膜层160的材料可以是但不限于全氟烷基乙烯基醚共聚物(Polyfluoroalkoxy,PFA)。所述有机膜层160上设有第二过孔,所述第二过孔与所述第三过孔相对应。

[0057] 所述公共电极170,位于所述第二钝化层150远离所述源极141和所述漏极142的一侧,所述公共电极170的材料可以是但不限于氧化铟锡(Indium Tin Oxide,ITO)。所述公共电极170上设有第一过孔,所述第一过孔与所述第二过孔相对应。

[0058] 所述第一金属层181,位于所述公共电极170远离所述有机膜层160的一侧。所述第一金属层181为一种金属网格线形成在所述公共电极170的表面用于稳定公共电极的电压,提高公共电极电压整面均一性。所述第一金属层181的材料可以是但不限于铜。

[0059] 所述金属遮挡层180,位于所述公共电极170远离所述有机膜层160的一侧。所述金属遮挡层180与所述第一金属层181同层设置,如图10所示,所述第一金属层181和所述金属

遮挡层180位于所述第一过孔的两侧,所述金属遮挡层180至少部分覆盖所述沟道区131。所述金属遮挡层180与所述第一金属层181的材质相同,以简化工艺。所述金属遮挡层180用于遮挡所述沟道区131以避免外界水汽、杂质离子、氢离子扩散到所述沟道区131。

[0060] 在一些实施例中,优选的,所述金属遮挡层180在所述衬底100上的投影面积与所述沟道区131在所述衬底100上的投影面积相同。

[0061] 所述第一钝化层190,位于所述金属遮挡层180和所述第一金属层181远离所述公共电极170的一侧并覆盖所述金属遮挡层180、所述第一金属层181及所述公共电极170;所述第一钝化层190用于保护所述金属遮挡层180、所述第一金属层181及所述公共电极170,以防止氧化、腐蚀;所述第一钝化层190的材料可以是但不限于氮化硅、氧化硅中的一种或多种。所述第一钝化层190上设有第四过孔,所述第四过孔与所述第一过孔对应相。

[0062] 所述像素电极200,位于所述第一钝化层190远离所述金属遮挡层180和所述第一金属层181的一侧,所述像素电极200通过贯通的第四过孔、第一过孔、第二过孔及第三过孔与所述源极141连接。

[0063] 如图2-10所示,为上述实施例的一种阵列基板20的制备方法,包括:

[0064] S1,如图2所示,提供以衬底100,通过物理气相沉积(Physical vapor deposition,PVD)工艺在所述衬底100上沉积第二金属层,并通过光刻工艺及湿法刻蚀工艺图形化第二金属层以形成栅极110。

[0065] S2,如图3所示,通过化学气相沉积(Cheical vapor deposition,CVD)工艺在所述栅极110远离所述衬底100的一侧沉积栅极绝缘层120。

[0066] S3,如图4所示,通过物理气相沉积(Physical vapor deposition,PVD)工艺在所述栅极绝缘层120远离所述栅极110的一侧沉积铟镓锌氧化物层,并通过光刻工艺及湿法刻蚀工艺图形化铟镓锌氧化物层以形成有源层130,形成的所述有源层130包括沟道区131和位于所述沟道区131两侧的掺杂区。

[0067] S4,如图5所示,通过物理气相沉积(Physical vapor deposition,PVD)工艺在所述有源层130远离所述栅极绝缘层120的一侧沉积第三金属层,并通过光刻工艺及湿法刻蚀工艺图形化第三金属层以形成源极141和漏极142。

[0068] S5,如图6所示,通过化学气相沉积(Cheical vapor deposition,CVD)工艺在所述源极141和漏极142远离所述有源层130的一侧沉积第二钝化层150,所述第二钝化层150覆盖所述栅极绝缘层120、所述有源层130以及所述源极141和漏极142。

[0069] S6,如图7所示,通过化学气相沉积(Cheical vapor deposition,CVD)工艺在所述第二钝化层150远离所述源极141和漏极142的一侧沉积有机层PFA,并通过光刻工艺图形化所述有机层PFA以形成有机膜层160。形成的有机膜层160包括第二过孔,所述第二过孔对应于所述源极141上方。

[0070] S7,如图8所示,首先通过物理气相沉积(Physical vapor deposition,PVD)工艺在所述有机膜层160远离所述第二钝化层150的一侧沉积公共电极层,然后再通过物理气相沉积(Physical vapor deposition,PVD)工艺在所述公共电极层远离所述有机膜层160的一侧沉积第三金属层,并通过半色调掩模板对所述公共电极层及所述第三金属层进行多道光刻工艺以形成公共电极170、金属遮挡层180、第一金属层181的图案。其中,所述公共电极170上包括第一过孔,所述第一过孔与所述第二过孔相对应;所述第一金属层181和所述金

属遮挡层180位于所述第一过孔的两侧,所述金属遮挡层180至少部分覆盖所述沟道区131。

[0071] S8,如图9所示,通过化学气相沉积 (Chemical vapor deposition,CVD) 工艺在所述金属遮挡层180远离所述公共电极170的一侧沉积第一钝化层190,所述第一钝化层190覆盖所述金属遮挡层180、所述第一金属层181和所述公共电极170,并通过光刻工艺及干法刻蚀工艺图形化所述第一钝化层190及所述第二钝化层150,图形化后的所述第一钝化层190包括第四过孔,所述第四过孔与所述第一过孔相对应,图形化后的所述第二钝化层150包括第三过孔,所述第三过孔与所述第二过孔相对应且裸露出所述源极141。

[0072] S9,如图10所示,通过物理气相沉积 (Physical vapor deposition,PVD) 工艺在所述第一钝化层190远离所述公共电极170的一侧沉积像素电极层,并通过光刻工艺及湿法刻蚀工艺图形化像素电极层以形成像素电极200,所述像素电极200通过贯通的第四过孔、第一过孔、第二过孔及第三过孔与所述源极141连接。

[0073] 在本申请一可选实施例中,所述金属遮挡层可与所述像素电极同层设置。所述金属遮挡层可与所述像素电极设置在同一层,且所述金属遮挡层至少部分覆盖所述沟道区,亦可使所述金属遮挡层遮挡所述沟道区,避免外界水汽、杂质离子、氢离子扩散到所述沟道区。

[0074] 在本申请一可选实施例中,所述金属遮挡层在所述衬底上的投影面积与所述沟道区在所述衬底上的投影面积相同,且所述金属遮挡层与所述像素电极不相连。所述金属遮挡层的面积大小设置为沟道区在所述衬底上的投影面积大小即可完全覆盖所述沟道区,便能有效隔绝外界水汽、杂质离子、氢离子扩散到所述沟道区。所述金属遮挡层仅具有遮挡作用,因此所述金属遮挡层可形成独立的图案位于所述沟道区上方且不与所述像素电极相连。

[0075] 在本申请一可选实施例中,所述金属遮挡层的材质为铜、钛、钼中的一种。

[0076] 在本申请的实施例中,优选的,所述金属遮挡层的材质为铜。由于金属铜为阵列基板中栅极、源极和漏极的常用材料,并且铜具有低电阻,能够减少信号延迟的特性,因此在本申请中优选铜金属作为金属遮挡层的材料。

[0077] 在一些实施例中,所述金属遮挡层的材质也可以为钛、钼中的一种。钛、钼金属也是显示面板中常用的金属材料,其化学性质稳定、抗腐蚀性强、与空气、水汽、酸等不易发生反应,因此可作为所述金属遮挡层的材料。

[0078] 本申请还提供一种显示面板,所述显示面板包括如上任一实施例所述的阵列基板。

[0079] 所述显示面板可以是但不限于OLED显示面板。

[0080] 综上所述,本申请实施例提供一种阵列基板,通过在公共电极层上设置金属遮挡层,金属遮挡层至少部分覆盖所述沟道区,利用金属遮挡层遮盖所述沟道区以阻挡水汽、杂质离子、氢离子扩散到沟道区,由此可以提高阈值电压的均一性,提高器件的稳定性。

[0081] 综上,虽然本申请已以优选实施例揭露如上,但上述优选实施例并非用以限制本申请,本领域的普通技术人员,在不脱离本申请的精神和范围内,均可作各种更动与润饰,因此本申请的保护范围以权利要求界定的范围为准。

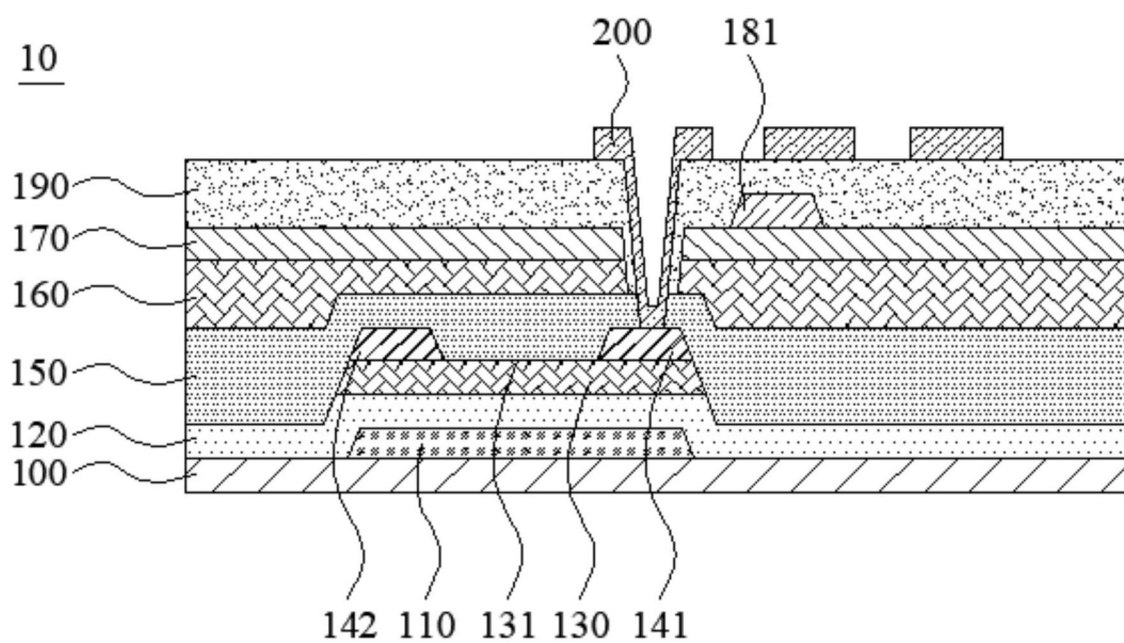


图1

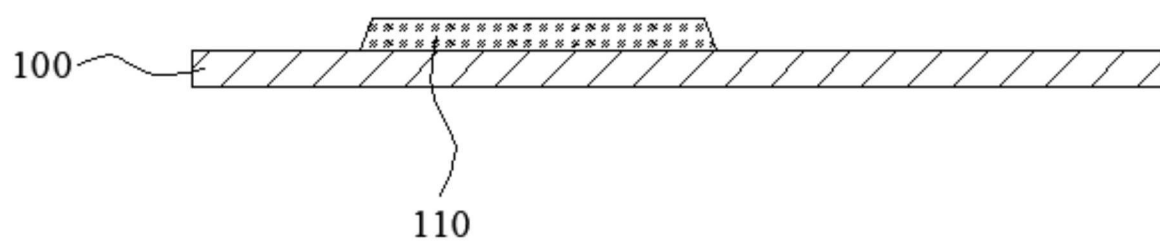


图2

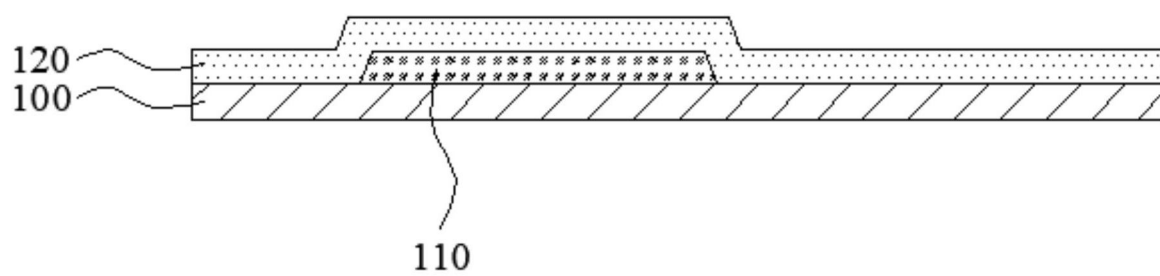


图3

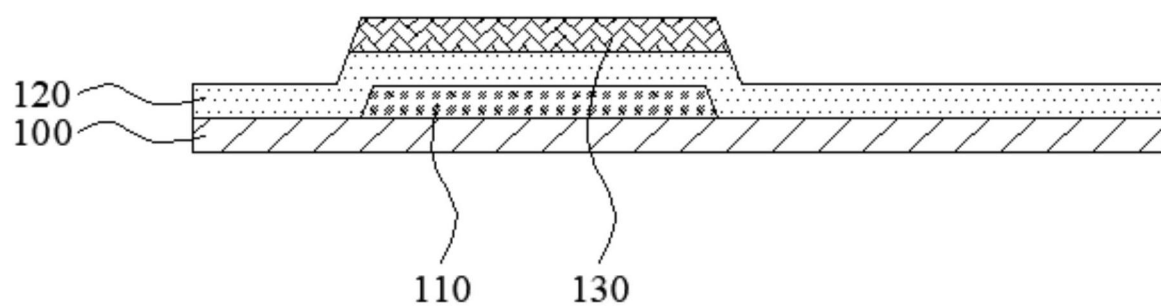


图4

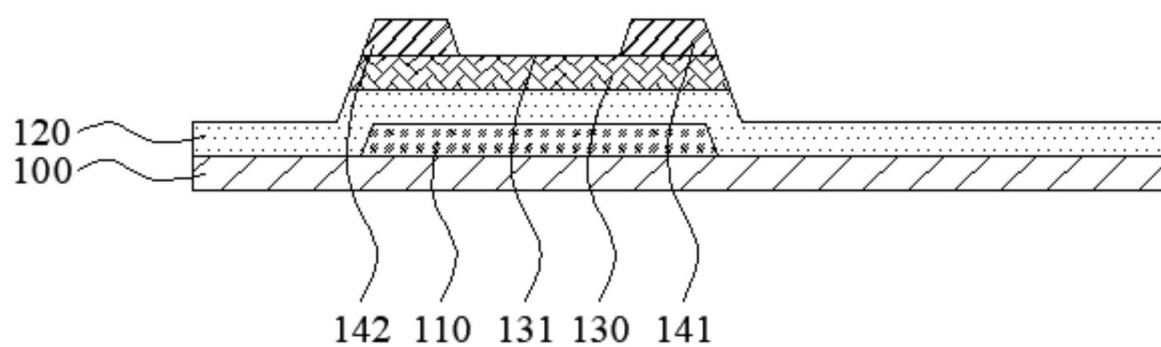


图5

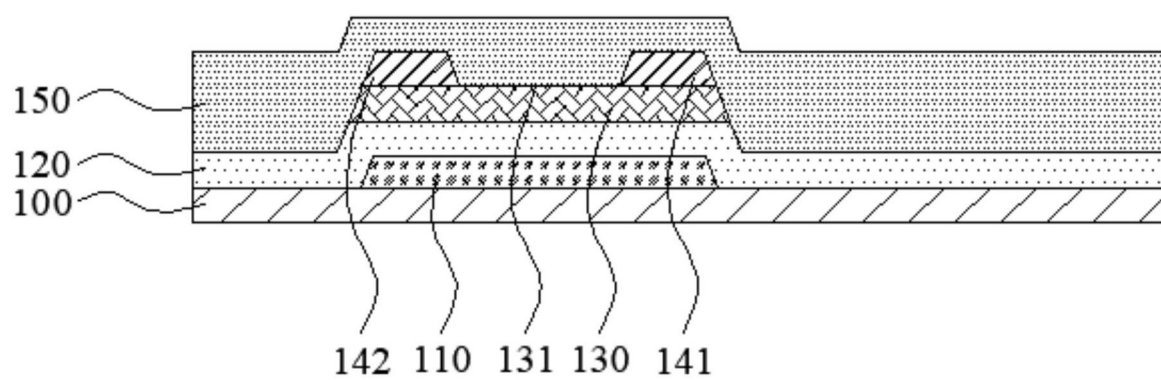


图6

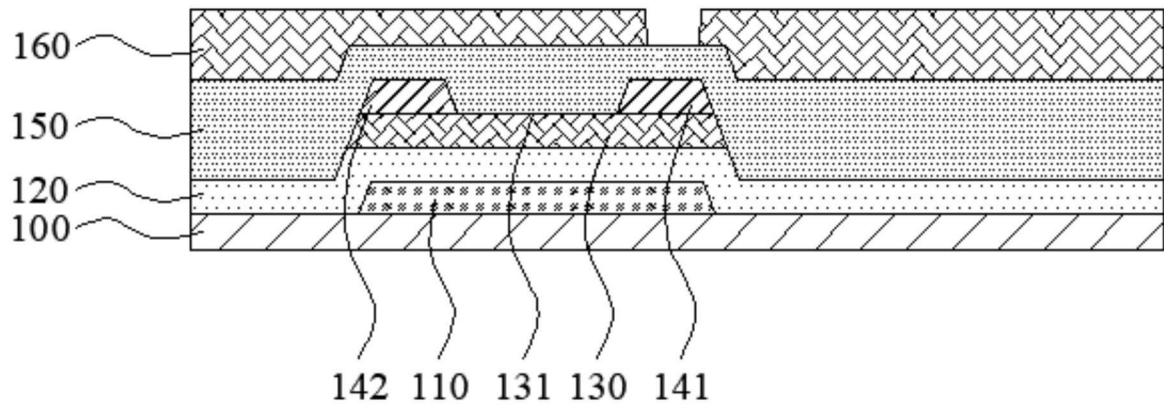


图7

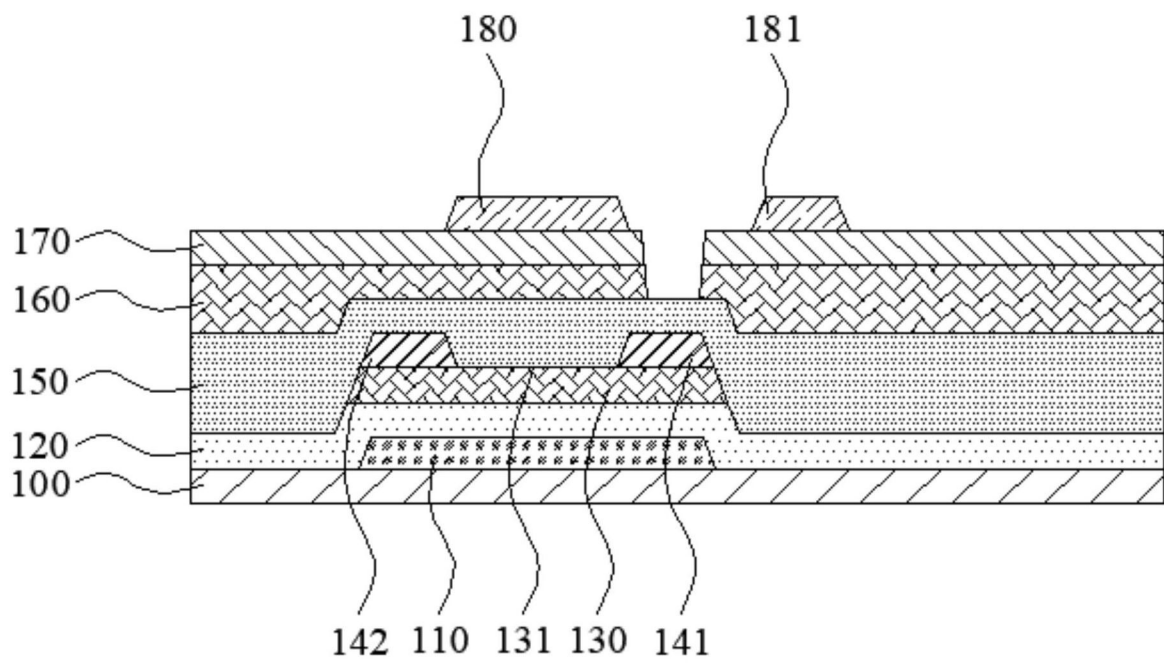


图8

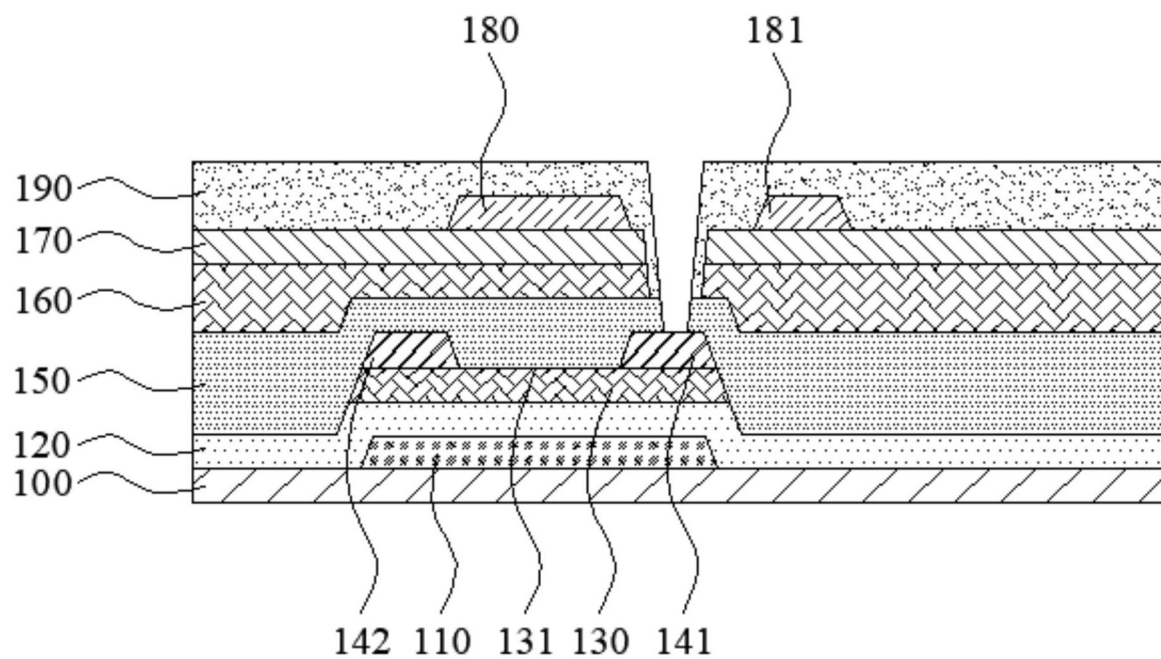


图9

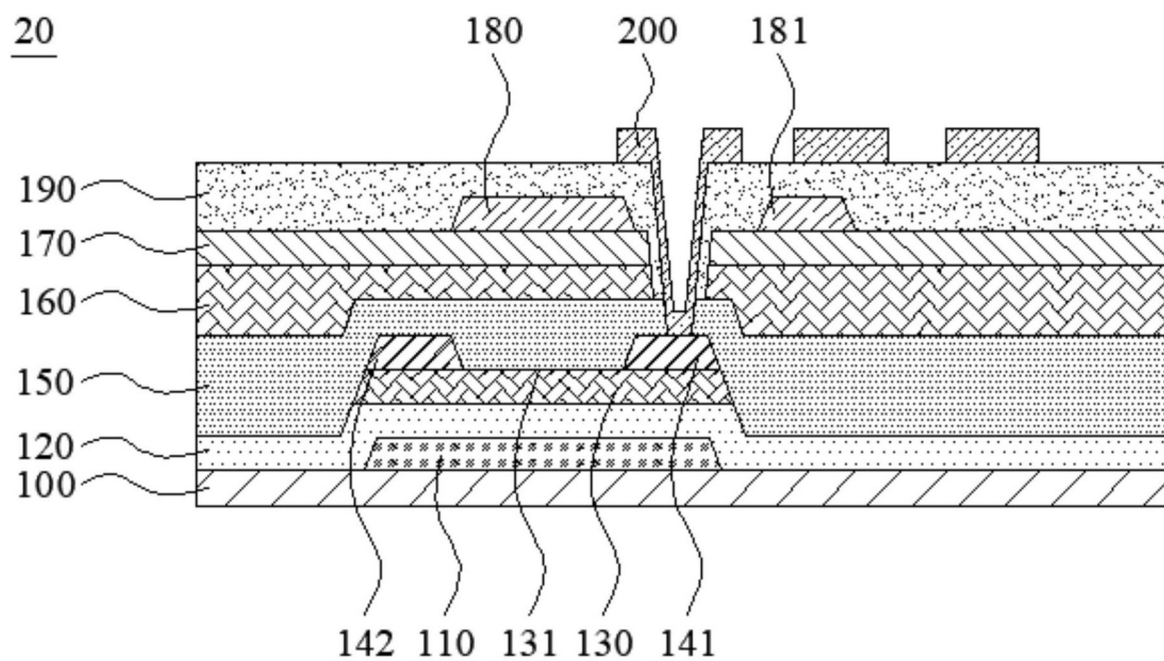


图10